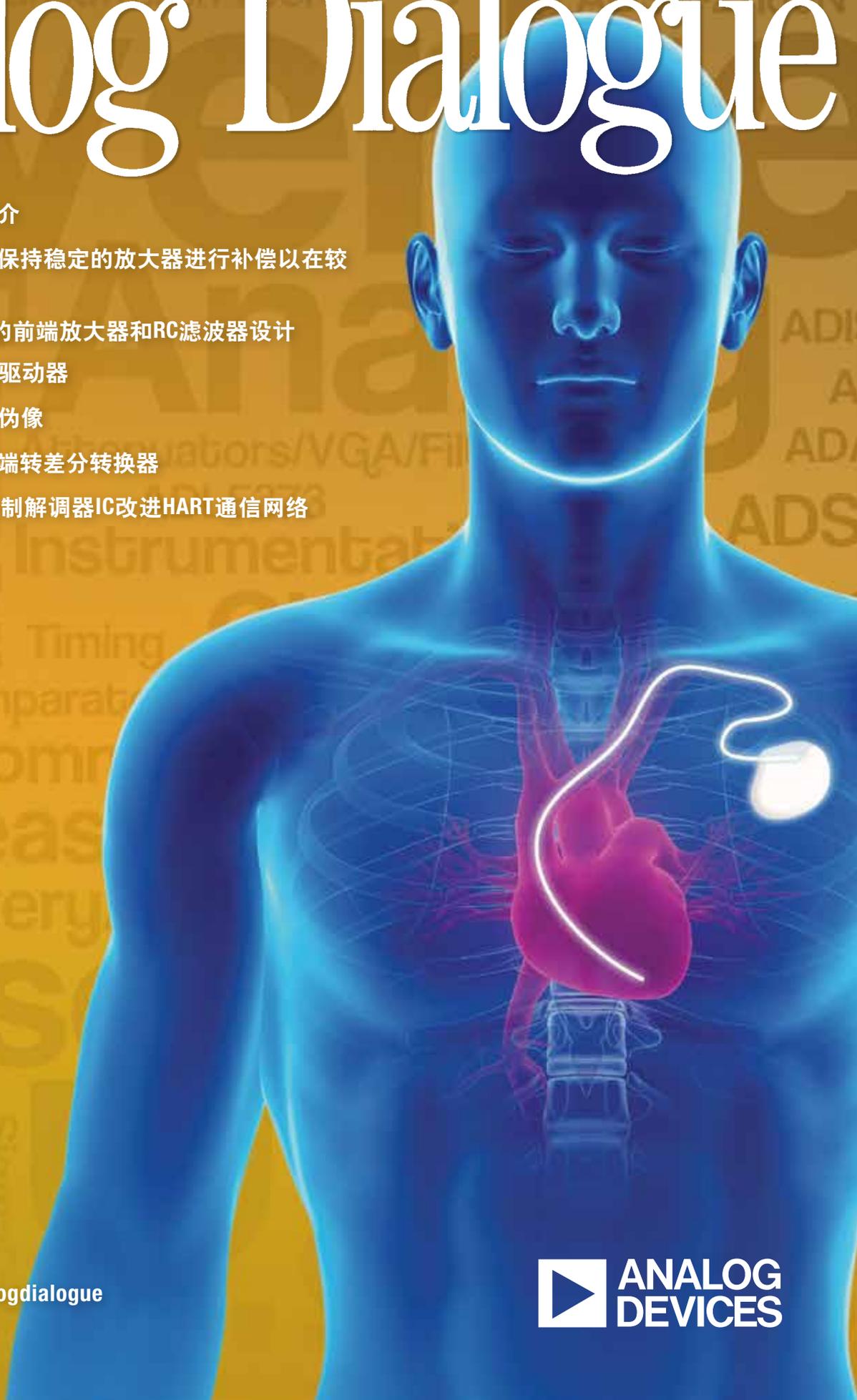


Analog Dialogue

本期介绍

- 2 编者寄语，新产品简介
- 3 对增益大于等于10时保持稳定的放大器进行补偿以在较低增益下工作
- 5 精密SAR模数转换器的前端放大器和RC滤波器设计
- 10 实现隔离式半桥栅极驱动器
- 13 检测并区分心脏起搏伪像
- 19 多功能低功耗精密单端转差分转换器
- 21 小巧灵活的低功耗调制解调器IC改进HART通信网络



本期介绍

对增益大于等于10时保持稳定的放大器进行补偿以在较低增益下工作

本文说明如何补偿一个增益为9倍以上时保持稳定的放大器以在增益低至2倍时工作，提供比等效内部补偿放大器更高的压摆率和更快的建立时间。本文提出的两种方法通过提高复杂度来降低总宽带噪声。文中列举了ADA4895-2双通道、高速、低功耗运算放大器的实例。详情见第3页。

精密SAR模数转换器的前端放大器和RC滤波器设计

逐次逼近型ADC提供高分辨率、出色的精度和低功耗特性。一旦选定一款精密ADC，系统设计师就必须确定获得最佳结果所需的支持电路。需要考虑的三个主要方面是：前端、基准电压源和数字接口。本文重点讨论前端。详情见第5页。

实现隔离式半桥栅极驱动器

许多应用——从隔离式DC-DC电源，到太阳能逆变器——都采用隔离式半桥栅极驱动器控制大功率，它们具有高效率 and 功率密度、隔离电压以及长期的稳定性。本文将详细阐述这些设计理念，以展现采用小型封装的隔离式半桥栅极驱动器IC在造就高性能方面的卓越能力。详情见第10页。

检测并区分心脏起搏伪像

当心脏病患者进行ECG测试时，心脏科医师必须能够检测到起搏器的存在及其效果。起搏信号的电气特征由小而窄的脉冲构成。由于这些伪像被淹没在噪声和较大的心电信号中，因而难以检测到。本文将描述起搏伪像的性质，同时介绍检测这种伪像的一种器件和方法。详情见第13页。

多功能低功耗精密单端转差分转换器

许多应用(包括驱动现代ADC、通过双绞线电缆传输信号以及调理高保真音频信号)需要采用差分信号，以提高信噪比、增加共模噪声抗扰度并减少二次谐波失真。本文介绍了一种可将单端信号转换成差分信号的电路模块。详情见第19页。

小巧灵活的低功耗调制解调器IC改进HART通信网络

采用传感器和执行器进行测量、控制并与仪器仪表系统通信是现代制造厂的重心所在。4 mA至20 mA的模拟信号通信过去被广泛采用，但是仪器仪表已经从这些单纯的模拟系统发展到现今的成熟智能系统，可采用HART协议来使能双向数字数据传输。详情见第21页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

所有ADI产品数据手册都可在www.analog.com/zh网站查到，只需在搜索框中输入产品型号即可。

10月

降压同步DC-DC控制器 ADP1851
单导联心率监护模拟前端 AD8232
四通道低压微处理器监控器 ADM8710
集成±15 kV ESD保护的双通道RS-422收发器 ADM4168E

11月

3轴、±200 g、低功耗MEMS加速度计 ADXL377
3轴、±1 g/±2 g/±4 g/±8 g数字MEMS加速度计 ADXL350
双通道14位、170 MSPS/250 MSPS、JESD204B流水线式ADC AD9250
单声道、2.9 W、D类数字输出型音频放大器 SSM4321
双通道高精度运算放大器 ADA4077-2
双通道、低功耗、低噪声运算放大器 ADA4895-2
雷达接收路径LNA/PGA/AAF/ADC模拟前端 AD8284
8路低抖动LVPECL输出时钟发生器 AD9525
6通道1 kV rms隔离式数字隔离器 ADuM764x
集成Σ-Δ型ADC和ARM
Cortex-M3的微控制器 ADuCM360/ADuCM361
双通道IF接收器 AD6673
降压、20 V、4 A同步DC-DC稳压器 ADP2384
10位监视和控制系統 AD7292

12月

3轴、±2 g/±4 g/±8 g/±16 g数字MEMS加速度计 ADXL344
24位、250 kSPS、20 μs建立时间Σ-Δ型ADC AD7176-2
12位、1 MSPS、低功耗逐次逼近型ADC AD7091
单声道2.7 W、D类PDM输入型音频放大器 SSM2537
双通道、10 MHz、零交越失真运算放大器 ADA4500-2
电源路径、USB兼容型电池充电器 ADP5062
升压、2 MHz DC-DC转换器 ADP1607
集成式DC-DC转换器 ADuM5010/ADuM6010
双通道、16位、1600 MSPS TxDAC+ DAC AD9142
宽带225 mA差分线路驱动器 ADA4312-1
750 mA双输出闪光LED驱动器 ADP1660
低功耗3电极ECG系统模拟前端 ADAS1000-3/ADAS1000-4
低功耗5电极ECG系统模拟前端 ADAS1000-2
双通道、5 kV rms隔离式数字隔离器 ADuM228x
单通道/双通道/四通道、128/256位数字电位计 AD512x/AD514x
隔离式开关调节器 ADuM4070
±14,000°/s动态范围角速率传感器 ADIS16266
高性能数字输出型角速率传感器 ADXRS810
6自由度精密惯性传感器 ADIS16445
四通道输入、双通道输出、
2.25 GHz XpressView HDMI分路器 ADV7630
小数N分频频率合成器 ADF4153A
18 GHz微波PLL频率合成器 ADF41020
8通道、16位、1 MSPS数据采集系统 ADAS3022

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志，至今已经连续出版47年，主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本。在线版每月发行一期；印刷版每年发行四期，印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括：技术文章；近期应用笔记、新产品简介、在线研讨会和教程、已发表文章等及时信息；以及“集锦”栏目，其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/china/archives.html查阅自1967年第1卷第1期创刊至今的每期存档，包括三期纪念特刊。如需订阅，请访问www.analog.com/library/analogdialogue/china/subscribe.html。欢迎提出您的宝贵意见；Facebook: www.facebook.com/analogdialogue；模拟对话博客: analogdiablog.blogspot.com；电子邮件: dialogue.editor@analog.com、编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

对增益大于等于10时保持稳定的放大器进行补偿以在较低增益下工作

作者：Charly El-Khoury

本文说明如何补偿一个增益为9倍以上时通常保持稳定的放大器(如ADA4895-2), 以使其在增益低至2时工作, 提供比等效内部补偿放大器更高的压摆率和更快的建立时间。本文将提出两种方法并突出每种电路的优缺点。

ADA4895-2与ADA4896-2、ADA4897-1和ADA4897-2同属一个系列, 是一款双通道、低噪声、高速、电压反馈、轨到轨输出型放大器。它在增益为10时可保持稳定, 增益带宽积为1.5 GHz, 压摆率为940 V/ μ s, 0.1%建立时间为26 ns, 10 Hz时1/f噪声为2 nV/ $\sqrt{\text{Hz}}$, 宽带噪声为1 nV/ $\sqrt{\text{Hz}}$, 2 MHz时无杂散动态范围为-72 dBc。这款器件采用3V至10V电源供电, 每个放大器的静态功耗为3 mA。

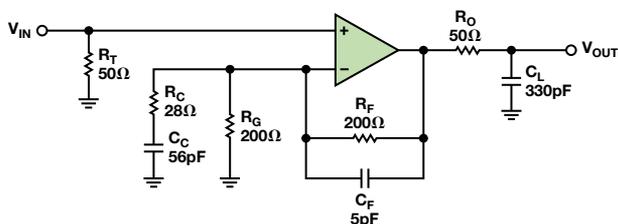


图1. 方法1: 补偿ADA4895-2实现增益为+2时保持稳定

方法1如图1所示, 在反相输入端增加一个简单的RC电路($R_C = 28 \Omega$ 且 $C_C = 56 \text{ pF}$), 且反馈电阻并联一个反馈电容($C_F = 5 \text{ pF}$)。该电路在高频时的噪声增益为+9, 在谐振频率($1/2\pi R_C C_C = 100 \text{ MHz}$)以下的频率时噪声增益为+2。虽然高频时的噪声增益接近+9, 但只要由 R_O 和 C_L 构成的低通滤波器能够阻隔高频成分, 总输出噪声就能保持在低水平。这种情况下, 放大器可以在增益为+2时工作, 而总输出噪声则非常低($3.9 \text{ nV}/\sqrt{\text{Hz}}$)。

可以扩展这种配置以支持+2到+9之间的任何增益。表1显示了各种增益设置的元件值和总宽带输出噪声。

表1. 用于增益低于+10的元件值, $R_T = R_O = 49.9 \Omega$

增益	R_C (Ω)	C_C (pF)	R_G (Ω)	R_F (Ω)	C_L (pF)	总输出噪声 ¹ (nV/ $\sqrt{\text{Hz}}$)
+2	28.6	56	200	200	330	3.88
+3	33.3	56	100	200	270	5.24
+4	40	56	66.7	200	200	6.60
+5	50	56	50	200	150	7.96
+6	66.7	40	40	200	150	9.32
+7	113	30	37.5	226	120	10.82
+8	225	20	32.1	226	120	12.18
+9	N/A	N/A	31.1	249	100	13.67

¹完整的总噪声公式见下文。

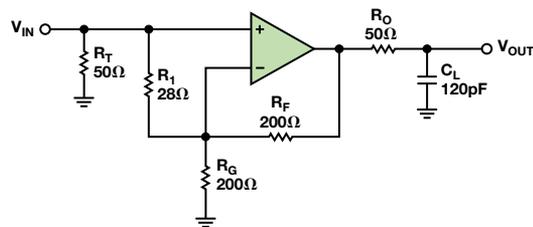


图2. 方法2: 补偿ADA4895-2实现增益为+2时保持稳定

方法2如图2所示, 在反相输入端与同相输入端之间增加一个电阻($R_1 = 28 \Omega$), 将放大器的噪声增益提高到+9。 R_1 上无电压, 因而无电流通过其中。因此, R_1 与同相输入端并联所得的输入阻抗仍然非常高。输入至输出信号增益等于 $1 + R_F/R_G$, 本例中即为+2。补偿电路未使用电容, 因而不存在频率依赖性。这意味着, 与第一种方法相比, 低频时的宽带输出噪声始终较高。

可以扩展这种配置以支持+2到+9之间的任何增益。表2显示了各种增益设置的元件值和总宽带输出噪声。

表2. 用于增益低于+10的元件值, $R_T = R_O = 49.9 \Omega$, $C_L = 120 \text{ pF}$

增益	R_1 (Ω)	R_G (Ω)	R_F (Ω)	总输出噪声 ¹ (nV/ $\sqrt{\text{Hz}}$)
+2	28.6	200	200	13.39
+3	33.3	100	200	13.39
+4	40	66.5	200	13.39
+5	49.9	49.9	200	13.39
+6	66.5	40	200	13.39
+7	113	37.4	226	13.53
+8	225	32.4	226	13.53
+9	N/A	30.9	249	13.67

¹完整的总噪声公式见下文。

图3显示了图1和图2所示电路的小信号和大信号频率响应, 采用50 Ω 分析仪, $G = +5 \text{ V/V}$ 或14 dB。如图所示, 两个电路均非常稳定, 峰化略高于1 dB。只要使用表1和表2中的值, 增益范围在+2至+9时均可保持稳定。

为降低总输出噪声, 可以调整输出端的低通RC滤波器以将此电路的带宽降至50 MHz或更低, 具体取决于应用。

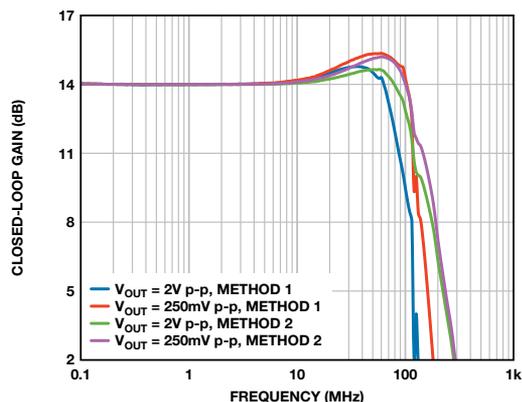


图3. $G = +5$ 时的频率响应

方法1的公式: 总输出噪声=

$$\sqrt{\left(\sqrt{4KTR_T} \times \left(1 + \frac{R_F}{R_G}\right)\right)^2 + \left(e_n \times \left(1 + \frac{R_F}{R_G}\right)\right)^2 + \left(i_n \times 10^{-3} \times R_T \times \left(1 + \frac{R_F}{R_G}\right)\right)^2 + \left(\sqrt{4KTR_G} \times \left(\frac{R_F}{R_G}\right)\right)^2 + \left(i_n \times 10^{-3} \times R_F\right)^2 + \left(\sqrt{4KTR_F}\right)^2 + \left(\sqrt{4KTR_O}\right)^2}$$

方法2的公式: 总输出噪声=

$$\sqrt{\left(\sqrt{4KTR_T} \times \left(1 + \frac{R_F}{R_E}\right)\right)^2 + \left(e_n \times \left(1 + \frac{R_F}{R_E}\right)\right)^2 + \left(i_n \times 10^{-3} \times R_T \times \left(1 + \frac{R_F}{R_E}\right)\right)^2 + \left(\sqrt{4KTR_E} \times \left(\frac{R_F}{R_E}\right)\right)^2 + \left(i_n \times 10^{-3} \times R_F\right)^2 + \left(\sqrt{4KTR_F}\right)^2 + \left(\sqrt{4KTR_O}\right)^2}$$

为什么方法1中的输出噪声优于方法2中的输出噪声?

方法1中的输出噪声远低于方法2, 尤其是在增益低于+7时, 这是因为方法1中的噪声增益仅在高频时较高。高频时, 可以利用低通滤波器来消除高频噪声成分。但在方法2中, 放大器始终在噪声增益为+9时工作, 即便在低频时亦如此。因此, 总输出噪声不随增益而变化, 如表2所示。下面是这两种方法对应的公式(注意: $R_E = R_G/R_1$)。

每种方法的优缺点

我们给出了两种不同的方法, 说明如何利用若干外部元件来使高增益稳定型放大器能在低增益下稳定地工作。与方法2相比, 方法1采用了更多的无源元件, 因而可能会占用更多的电路板空间, 成本更高。作为回报, 第一种电路的总输出噪声低于第二种电路。因此, 选择何种电路取决于具体应用及其要求的规格。

如图4所示, 与增益大于等于+1时保持稳定的内部补偿放大器ADA4897-2相比, 去补偿的ADA4895-2提供更高的压摆率(300 V/μs对100 V/μs)和更快的建立时间。随着电路增益提高, 这些优势还会扩大。

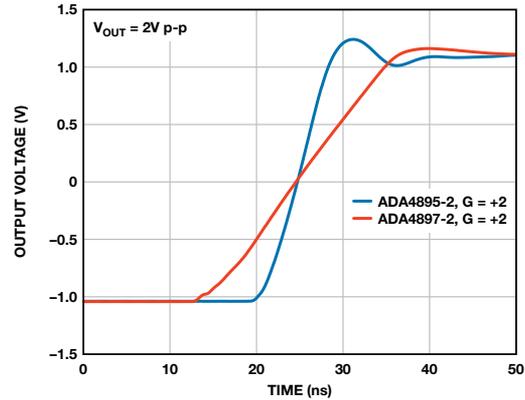


图4. G = +2时对比补偿与去补偿放大器

结论

ADA4895-2去补偿放大器在增益大于9时保持稳定, 可以通过补偿来实现低增益工作。本文提出的两种方法通过提高复杂度来降低总宽带噪声。与增益大于等于+1时保持稳定的内部补偿放大器ADA4897-2相比, 两种方法均能提供更高的压摆率和更快的建立时间。

作者简介

Charly El-Khoury [charly.el-khoury@analog.com]

高速放大器部门的应用工程师。他于2006年毕业于伍斯特理工学院(WPI), 获得电气与计算机工程(ECE)硕士学位, 之后加入ADI公司。



精密SAR模数转换器的前端放大器和RC滤波器设计

作者：Alan Walsh

逐次逼近型(SAR) ADC提供高分辨率、出色的精度和低功耗特性。一旦选定一款精密SAR ADC, 系统设计师就必须确定获得最佳结果所需的支持电路。需要考虑的三个主要方面是: 模拟输入信号与ADC接口的前端、基准电压源和数字接口。本文将重点介绍前端设计的电路要求和权衡因素。关于其它方面的有用信息, 包括具体器件和系统信息, 请参阅数据手册和本文的参考文献。

前端包括两个部分: 驱动放大器和RC滤波器。放大器调节输入信号, 同时充当信号源与ADC输入端之间的低阻抗缓冲器。RC滤波器限制到达ADC输入端的带外噪声, 帮助衰减ADC输入端中开关电容的反冲影响。

为SAR ADC选择合适的放大器和RC滤波器可能很困难, 特别是当应用不同于ADC数据手册的常规用途时。根据各种影响放大器和RC选择的应用因素, 我们提供了设计指南, 可实现最佳解决方案。主要考虑因素包括: 输入频率、吞吐速率和输入复用。

选择合适的RC滤波器

要选择合适的RC滤波器, 必须计算单通道或多路复用应用的RC带宽, 然后选择R和C的值。

图1显示了一个典型的放大器、单极点RC滤波器和ADC。ADC输入构成驱动电路的开关电容负载。其10 MHz输入带宽意味着需要在宽频带内保证低噪声以获得良好的信噪比(SNR)。RC网络限制输入信号的带宽, 并降低放大器和上游电路馈入ADC的噪声量。不过, 带宽限制过多会延长建立时间并使输入信号失真。

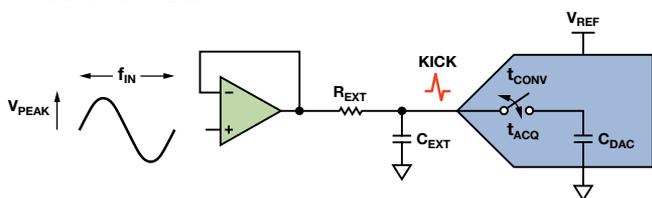


图1. 典型放大器、RC滤波器和ADC

在建立ADC输入和通过优化带宽限制噪声时所需的最小RC值, 可以由假设通过指数方式建立阶跃输入来计算。要计算阶跃大小, 需要知道输入信号频率、幅度和ADC转换时间。转换时间 t_{CONV} (图2)是指容性DAC从输入端断开并执行位判断以产生数字代码所需的时间。转换时间结束时, 保存前一样本电荷的容性DAC切换回输入端。此阶跃变化代表输入信号在这段时间的变化量。此阶跃建立所需的时间称为“反向建立时间”。

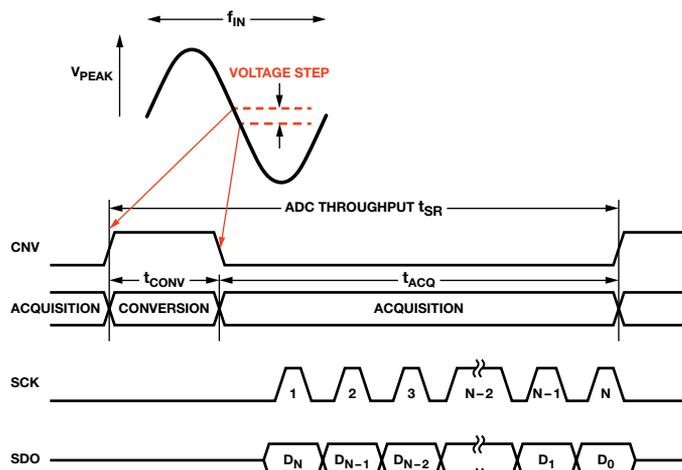


图2. N位ADC的典型时序图

在给定输入频率下, 一个正弦波信号的最大不失真变化率可通过下式计算:

$$2\pi f_{IN} V_{PEAK}$$

如果ADC的转换速率大大超出最大输入频率, 则转换期间输入电压的最大变化量为:

$$2\pi f_{IN} V_{PEAK} t_{CONV}$$

这是容性DAC切换回采集模式时出现的最大电压阶跃。然后, DAC电容与外部电容的并联组合会衰减此阶跃。因此, 外部电容必须相对较大, 达到几nF。此分析假设输入开关导通电阻的影响可忽略不计。现在需要建立的阶跃大小为:

$$V_{STEP} = \frac{2\pi f_{IN} V_{PEAK} t_{CONV} C_{DAC}}{C_{EXT} + C_{DAC}}$$

接下来计算在ADC采集阶段, ADC输入建立至 $\frac{1}{2}$ LSB的时间常数。假设阶跃输入以指数方式建立, 则所需RC时间常数 τ 为:

$$\tau = \frac{t_{ACQ}}{N_{TC}}$$

其中, t_{ACQ} 为采集时间, N_{TC} 为建立所需的时间常数数目。所需的时间常数数目可以通过计算阶跃大小 V_{STEP} 与建立误差(本例为 $\frac{1}{2}$ LSB)之比的自然对数来获得:

$$V_{half_lsb} = \frac{V_{REF}}{2^{N+1}}$$

因此,

$$N_{TC} = \ln \left(\frac{V_{STEP}}{V_{half_lsb}} \right)$$

将上式代入前面的公式可得：

$$\tau = \frac{t_{ACQ}}{\ln\left(\frac{V_{STEP}}{V_{half_lsb}}\right)}$$

$$\text{等效RC带宽} = \frac{1}{2 \times \pi \times \tau}$$

示例：借助RC带宽计算公式，选择16位ADC AD7980(如图3所示)，其转换时间为710 ns，吞吐速率为1 MSPS，采用5 V基准电压。最大目标输入频率为100 kHz。计算此频率时的最大阶跃：

$$2\pi(100 \text{ kHz}) \left(\frac{5 \text{ V}}{2}\right) (710 \text{ ns}) = 1.115 \text{ V}$$

然后，外部电容的电荷会衰减此阶跃。使用27 pF的DAC电容并假设外部电容为2.7 nF，则衰减系数约为101。将这些值代入 V_{STEP} 计算公式：

$$V_{STEP} = \frac{1.115 \text{ V} \times 27 \text{ pF}}{2.7 \text{ nF} + 27 \text{ pF}} = 11.042 \text{ mV}$$

接下来计算建立至 $\frac{1}{2}$ LSB(16位、5 V基准电压)的时间常数数目：

$$N_{TC} = \ln\left(\frac{11.042 \text{ mV}}{\frac{5 \text{ V}}{2^{16+1}}}\right) = 5.668$$

采集时间为：

$$t_{ACQ} = t_{SR} - t_{CONV} = \frac{1}{1 \text{ MSPS}} - 710 \text{ ns} = 290 \text{ ns}$$

计算 τ ：

$$\tau = \frac{290 \text{ ns}}{5.668} = 51.16 \text{ ns}$$

因此，带宽为3.11 MHz， R_{EXT} 为18.9 Ω 。

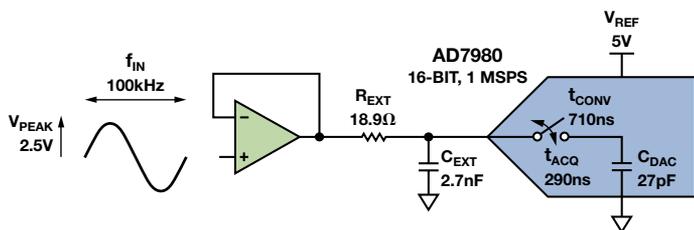


图3. 采用16位1 MSPS ADC AD7980的RC滤波器

最小带宽、吞吐率和输入频率之间的这种关系说明：输入频率越高，则要求RC带宽越高。同样，吞吐率越高，则采集时间越短，从而提高RC带宽。采集时间对所需带宽的影响最大；如果采集时间加倍(降低吞吐速率)，所需带宽将减半。此简化分析未包括二阶电荷反冲效应，它在低频时变成主要影响因素。输入频率非常低时(<10 kHz，包括DC)，容性DAC上建立的始终是大约100 mV的电压阶跃。此数值应作为上述分析的最小电压阶跃。

多路复用输入信号很少是连续的，通常由不同通道切换产生的大阶跃组成。最差情况下，一个通道处于负满量程，而下一个通道则处于正满量程(见图4)。这种情况下，当多路复用器切换通道时，阶跃大小将是ADC的满量程，对于上例而言是5 V。

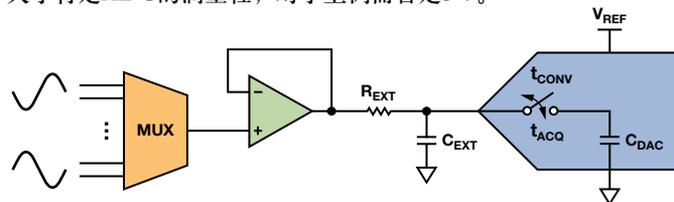


图4. 多路复用设置

在上例中使用多路复用输入时，线性响应所需的滤波器带宽将提高到3.93 MHz(此时阶跃大小为5 V，而非单通道时的1.115 V)。假设条件如下：多路复用器在转换开始后不久即切换(图5)，放大器和RC正向建立时间足以使输入电容在采集开始前稳定下来。

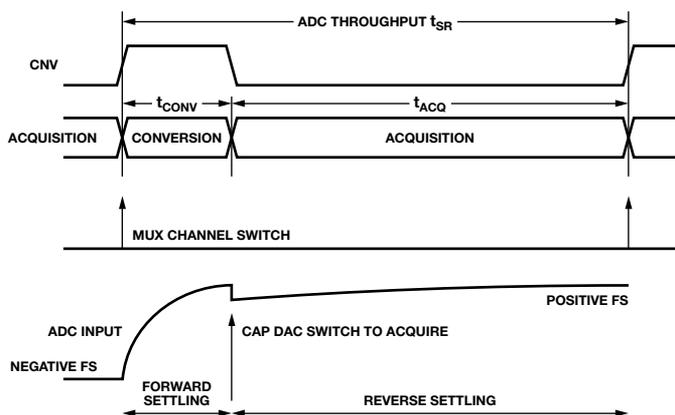


图5. 多路复用时序

对于计算得到的RC带宽，可以利用表1进行检查。从表中可知，要使满量程阶跃建立至16位，需要11个时间常数(如表1)。对于计算的RC，滤波器的正向建立时间为 $11 \times 40.49 \text{ ns} = 445 \text{ ns}$ ，远少于转换时间710 ns。正向建立不需要全部发生在转换期间(容性DAC切换到输入端之前)，但正向和反向建立时间之和不应超过所需的吞吐速率。对于低频输入，信号的变化率低得多，因此正向建立并不十分重要。

表1. 建立至N位分辨率所需的时间常数数目

分辨率(位)	LSB (%FS)	建立至1 LSB误差的时间常数数量
6	1.563	4.16
8	0.391	5.55
10	0.0977	6.93
12	0.0244	8.32
14	0.0061	9.70
16	0.0015	11.09
18	0.00038	12.48
20	0.000095	13.86
22	0.000024	15.25

计算出滤波器近似带宽后, 就可以分别选择 R_{EXT} 和 C_{EXT} 的值。上述计算假设 $C_{EXT} = 2.7 \text{ nF}$, 这是数据手册所示应用电路的典型值。如果选择较大的电容, 则当容性DAC切换回输入端时, 对反冲的衰减幅度会更大。然而, 电容越大, 驱动放大器就越有可能变得不稳定, 特别是给定带宽下 R_{EXT} 值较小时。如果 R_{EXT} 值太小, 放大器相位裕量会降低, 可能导致放大器输出发生响铃振荡或变得不稳定。对于串联 R_{EXT} 较小的负载, 应采用低输出阻抗的放大器来驱动。可以利用RC组合和放大器的波特图执行稳定性分析, 以便验证相位裕量是否充足。最好选择1 nF至3 nF的电容值和合理的电阻值, 以使驱动放大器保持稳定。此外务必使用低电压系数的电容, 如NP0型, 以保持低失真。

R_{EXT} 的值必须能使失真水平保持在要求的范围以内。图6显示了驱动电路电阻对失真的影响与AD7690输入频率的函数关系。失真随着输入频率和源电阻的提高而提高。导致这种失真的原因主要是容性DAC提供的阻抗的非线性特性。

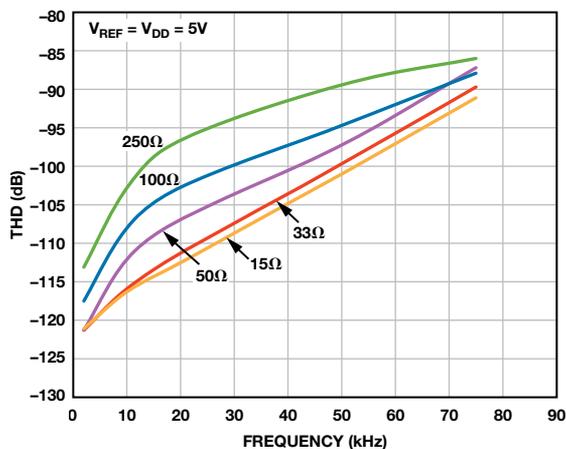


图6. 源电阻对THD的影响与输入频率的关系

低输入频率(<10 kHz)可以支持较大的串联电阻值。失真还与输入信号幅度有关; 对于同一失真水平, 较低的幅度可以支持较高的电阻值。计算上例中的 $R_{EXT} = 51.16 \text{ ns}$, 假设 C_{EXT} 为2.7 nF, 得到电阻值为18.9 Ω。这些值接近ADI数据手册应用部分给出的常见值。

此处计算的标称RC值是有用的指南, 但不是最终解决方案。选择 R_{EXT} 与 C_{EXT} 之间的适当平衡点, 需要了解输入频率范围、放大器可以驱动多大的电容以及可接受的失真水平。为了优化RC值, 必须利用实际的硬件进行试验, 从而实现最佳性能。

选择合适的放大器

在上一部分中, 我们根据输入信号和ADC吞吐速率, 计算了适合ADC输入的RC带宽。接下来必须利用此信息选择合适的ADC驱动放大器。需要考虑如下方面:

- 放大器大小信号带宽
- 建立时间
- 放大器噪声特性以及对系统噪声的影响
- 失真
- 失真对于电源轨的裕量要求

该数据手册通常会给出放大器的小信号带宽。但是, 根据输入信号的类型, 大信号带宽可能更重要, 尤其是高输入频率(>100 kHz)或多路复用应用(因为电压摆幅较大), 而且输入信号的正向建立更加关键。例如, ADA4841-1的小信号带宽为80 MHz (20 mV p-p信号), 但大信号带宽仅3 MHz (2 V p-p信号)。上例采用AD7980, 计算的RC带宽为3.11 MHz。对于较低的输入频率, ADA4841-1是很好的选择, 因为其80 MHz小信号带宽对于反向建立而言绰绰有余, 但在多路复用应用中则有困难, 因为对于大信号摆幅, 此时的RC带宽要求提高到3.93 MHz。这种情况下, 更合适的放大器是ADA4897-1, 它具有30 MHz的大信号带宽。一般而言, 放大器的小/大信号带宽至少应比RC带宽大两三倍, 具体取决于是以反向建立还是正向建立为主。如果要求放大器级提供电压增益(这会降低可用带宽), 更适用这条原则, 甚至可能需要带宽更宽的放大器。

看待正向建立要求的另一种方式是查看放大器的建立时间特性, 它通常是指建立到额定阶跃大小某一百分比所需的时间。对于16位到18位性能, 通常要求建立到0.001%, 但大多数放大器仅指定不同阶跃大小的0.1%或0.01%建立时间。因此, 为了确定建立特性是否支持ADC吞吐速率, 需要对这些数值进行折中。ADA4841-1针对8 V阶跃给出的0.01%建立时间为1 μs。在驱动1 MSPS(1 μs周期)AD7980的多路复用应用中, 它将无法使满量程阶跃的输入及时建立, 但如果降低吞吐速率, 例如500 kSPS可能是可行的。

RC带宽对于确定放大器的最大容许噪声量十分重要。放大器噪声一般通过低频1/f噪声(0.1 Hz至10 Hz)和高频时的宽带噪声谱密度(图7所示噪声曲线的平坦部分)来规定。

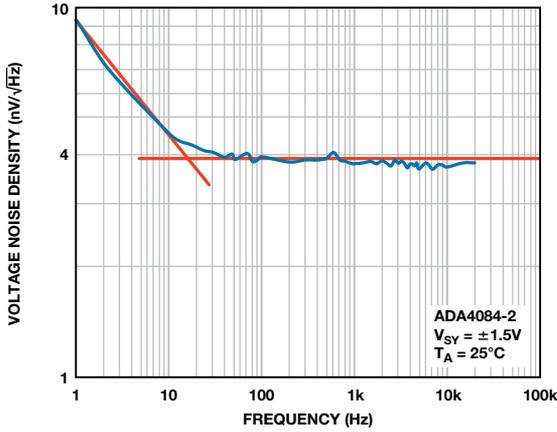


图7. ADA4084-2电压噪声与频率的关系

折合到ADC输入端的总噪声可以按照如下方法计算。首先，计算放大器宽带频谱密度在RC带宽上的噪声。

$$v_{n, rms} = N e_{n, rms} \sqrt{\frac{\pi}{2} BW_{RC}}$$

其中， e_n = 噪声频谱密度(V/\sqrt{Hz})， N = 放大器电路噪声增益， BW_{RC} = RC带宽(Hz)。

然后，通常通过下式计算低频1/f噪声；它通常指定为峰峰值，需要转换为均方根值。

$$v_{n, 1/f, rms} = N \frac{v_{n, 1/f, pk-pk}}{6.6}$$

其中， $v_{n, 1/f, pk-pk}$ = 1/f峰峰值噪声电压， N = 放大器电路噪声增益。

总噪声为以上两个噪声的和方根：

$$v_{n, total} = \sqrt{v_{n, rms}^2 + v_{n, 1/f, rms}^2}$$

为将驱动器噪声对总SNR的影响降至最低，此总噪声应为ADC噪声的1/10左右。根据目标系统的SNR要求，可能还允许更高的噪声。例如，如果ADC的SNR为91 dB， $V_{REF} = 5 V$ ，则总噪声应小于或等于

$$\frac{5 V}{2\sqrt{2}} 10^{\left(\frac{-91 \text{ dB}}{20} - 1\right)} = 5 \mu V \text{ rms}$$

由此值很容易算出1/f噪声和宽带噪声谱密度的最大允许值。假设拟用的放大器具有可忽略不计的1/f噪声，以单位增益工作，并采用RC带宽为上例计算值(3.11 MHz)的滤波器，那么

$$v_{n, rms} = 5 \mu V \Rightarrow e_{n, rms} = \frac{5 \mu V}{(1) \sqrt{\frac{\pi}{2} (3.11 \text{ MHz})}} = 2.26 \text{ nV}/\sqrt{\text{Hz}}$$

因此，该放大器的宽带噪声谱密度必须小于或等于 $2.26 \text{ nV}/\sqrt{\text{Hz}}$ 。ADA4841-1的宽带噪声谱密度为 $2.1 \text{ nV}/\sqrt{\text{Hz}}$ ，符合这一要求。

放大器需要考虑的另一个重要特性是特定输入频率时的失真。通常，为获得最佳性能，16位ADC需要大约100 dB的总谐波失真(THD)，18位ADC需要大约110 dB。图8显示对于2 V p-p输入信号，ADA4841-1的典型失真与频率的关系图。

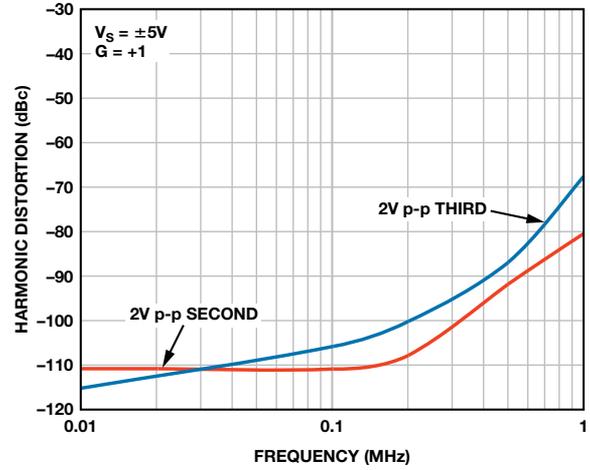


图8. ADA4841-1的失真与频率的关系

图中显示的不是总谐波失真，而是一般最为重要的二次和三次谐波成分。ADA4841-1的噪声非常小，失真特性优异，足以驱动18位ADC到大约30 kHz。当输入频率接近100 kHz或更高时，失真性能开始下降。为在高频时实现低失真，需要使用功耗更高、带宽更宽的放大器。较大的信号也会降低性能。对于0 V至5 V的ADC输入，失真性能信号范围将提高到5 V p-p。从图8所示的失真图可看出，这将产生不同的性能，因此放大器可能需要测试，以确保它满足要求。图9比较了多个输出电压水平的失真性能。

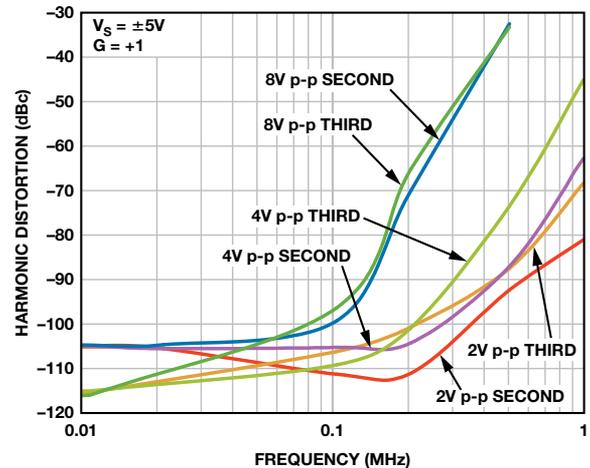


图9. 不同输出电压水平下失真与频率的关系

裕量,即放大器最大实际输入/输出摆幅与正负电轨之差,也可能影响THD。放大器可能具有轨到轨输入和/或输出,或者要求最高1 V甚至更大的裕量。即便是轨到轨输入/输出,如果工作信号电平接近放大器的供电轨,也将难以获得良好的失真性能。因此,最好应选择让最大输入/输出信号远离供电轨的电源电平。考虑一个0 V至5 V输入范围的ADC,采用ADA4841-1放大器驱动,需要将ADC的范围提高到最大。该放大器具有轨到轨输出,对输入有1 V的裕量要求。如果用作单位增益放大器,则至少需要1 V的输入裕量,正电源至少必须是6 V。输出为轨到轨,但仍然只能驱动到地或正供电轨的大约25 mV范围内,因而需要一个负供电轨,以便一直驱动到地。为了给失真性能留有一定的裕量,负供电轨可以是-1 V。

如果允许降低ADC输入范围,从而丧失一定的SNR,则可以消除负电源。例如,如果ADC的输入范围降为0.5 V至5 V,此10%损失将导致SNR降低大约1 dB。然而,这样就可以将负供电轨接地,从而消除用以产生负电源的电路,降低功耗和成本。

因此,选择放大器时,务必考虑输入和输出信号范围要求,以便确定所需的电源电压。本例中,额定工作电压为5 V的放大器不能满足要求;但ADA4841-1的额定电压高达12 V,所以使用较高的电源电压将能实现出色的性能,并提供充足的电源裕量。

关于特殊器件的附加信息

具有轨到轨输出的低功耗、低噪声、低失真运算放大器

ADA4841-1低功耗运算放大器提供 $2\text{ nV}/\sqrt{\text{Hz}}$ 宽带噪声和-110 dBc无杂散动态范围(SFDR),非常适合驱动16位和18位PulSAR[®] ADC,适用于便携式仪器仪表、工业过程控制和医疗设备。该单位增益稳定型放大器的特性包括:60 μV 输入失调电压、114 dB开环增益、114 dB共模抑制、80 MHz带宽(-3 dB)、12 V/ μs 压摆率和175 ns的0.1%建立时间。输入信号范围可扩展至负供电轨以下100 mV,输出摆幅可以达到任一供电轨的100 mV范围内,从而提供单电源工作能力。ADA4841-1可采用2.7 V至12 V单电源或 $\pm 1.5\text{ V}$ 至 $\pm 6\text{ V}$ 双电源供电,正常模式下的功耗为1.1 mA,掉电模式下为40 μA 。它采用8引脚SOIC封装,额定温度范围为-40°C至+125°C,千片订量报价为1.59美元/片。

具有轨到轨输出的低噪声、低功耗运算放大器

ADA4897-1是一款低噪声、高速运算放大器,具有轨到轨输出、 $1\text{ nV}/\sqrt{\text{Hz}}$ 电压噪声、 $2.8\text{ pA}/\sqrt{\text{Hz}}$ 电流噪声、230 MHz带宽、120 V/ μs 压摆率、45 ns建立时间,以及单位增益稳定性,是超声、低噪声前置放大器,以及驱动高性能ADC和缓冲高性能DAC等应用的理想选择。AD4897-1采用3 V至10 V单电源供电,功耗为3 mA。它采用8引脚MSOP、LFCSP和SOIC封装,额定温度范围为-40°C至+125°C,千片订量报价为1.89美元/片。

功耗7 mW的16位、1 MSPS逐次逼近型ADC

AD7980低功耗逐次逼近型ADC提供16位分辨率,无失码,采样速率为1 MSPS。它接受0至VREF范围内的伪差分输入,特性包括91.5 dB信纳比(SINAD)、-110 dB总谐波失真(THD)和最大 ± 1.25 LSB积分非线性。逐次逼近架构可确保无流水线延迟,菊花链配置则允许多个ADC共用一条总线。两次转换的间隙会自动掉电,其功耗与吞吐速率成正比。AD7980采用2.5 V单电源供电,1 MSPS时功耗为7 mW,10 kSPS时为70 μW ,待机模式下为350 pA。它采用10引脚MSOP封装,额定温度范围为-40°C至+85°C,千片订量报价为11.95美元/片。

参考文献

[AN-931 应用笔记](#); 了解PulSAR ADC支持电路。

[AN-1024 应用笔记](#); 如何计算多路复用器的建立时间和采样速率。

[MT-048 培训和指南](#); 运算放大器噪声关系: $1/f$ 噪声、均方根(RMS)噪声与等效噪声带宽。

John Ardizzoni, [驱动爱耍小姐脾气的ADC](#)。非常见问题。

John Ardizzoni, [对基础知识了解得越全面,越有可能达到期望](#)。非常见问题。

John Ardizzoni & Jonathan Pearson, [高速差分ADC驱动器设计指南](#)。模拟对话第43卷第2号,2009年。

数据转换知识资源。www.analog.com/zh/data-conversion-knowledge-resource/conversions/index.html。

作者简介

Alan Walsh [alan.walsh@analog.com]是ADI公司的应用工程师。他于1999年加入ADI公司,就职于美国马萨诸塞州威明顿市的精密转换器应用部门。他拥有都柏林大学电子工程学士学位。



实现隔离式半桥栅极驱动器

作者: Brian Kennedy

许多应用都采用隔离式半桥栅极驱动器来控制大量功率,从要求高功率密度和效率的隔离式DC-DC电源模块,到高隔离电压和长期可靠性至关重要的太阳能逆变器等等,不一而足。本文将详细阐述这些设计理念,以展现采用小型封装的隔离式半桥栅极驱动器IC在造就高性能方面的卓越能力。

采用光耦合器隔离的基本半桥驱动器(如图1所示)以极性相反的信号来驱动高端和低端N沟道MOSFET(或IGBT)的栅极,由此来控制输出功率。驱动器必须具备低输出阻抗以减少传导损耗,同时还须具有快速开关能力以减少开关损耗。出于精度和效率的考虑,高端和低端驱动器需要具备高度匹配的时序特性,以便减少在半桥的第一个开关关闭,第二个开关开启前的停滞时间。

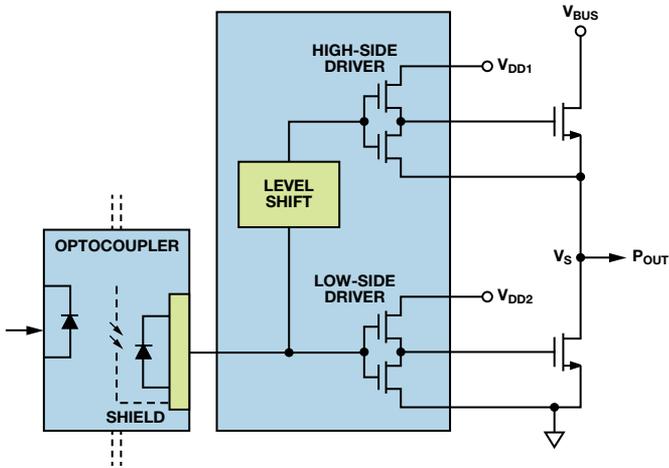


图1. 高压半桥栅极驱动器

如图所示,这种功能的一种常规实现方式是用一个光耦合器进行隔离,其后用一个高压栅极驱动器IC。这种电路的一个潜在不足,就是单隔离输入通道依赖高压驱动器电路来实现所需要的通道间时序匹配和停滞时间。另一问题是,高压栅极驱动器并无电流隔离,而是依赖IC的结隔离来分离高端驱动电压和低端驱动电压。在低端开关事件中,电路中的寄生电感可能导致输出电压 V_s 降至地电压以下。发生这种情况时,高端驱动器可能发生闩锁,并永久性损坏。

光耦合器栅极驱动器

另一种方法(如图2所示)利用两个光耦合器和两个栅极驱动器来实现输出之间的电流隔离,从而避免了高端-低端交互作用的问题。栅极驱动器电路往往置于与光耦合器相同的封装中,因而一般需要两个独立的光耦合器栅极驱动器IC来构成完整的隔离式半桥,结果使解决方案的物理尺寸变大。另需注意的是,两个光

耦合器即使封装在一起,也是独立制造的,从而限制了匹配两个通道的能力。这种失配会增加关闭一个通道与打开另一个通道之间的停滞时间,从而导致效率下降。

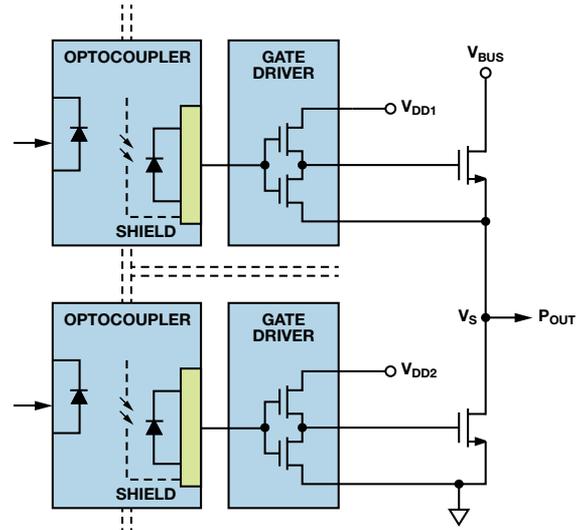


图2. 双光耦合器半桥栅极驱动器

光耦合器的响应速度受到原边发光二极管(LED)电容的限制,而且将输出驱动至高达1 MHz的速度也会受到其传播延迟(最大值为500 ns)以及较慢的上升和下降时间(最大值为100 ns)的限制。要使光耦合器接近最高速度,需要将LED电流增加至10 mA以上,这会消耗更多功率,缩短光耦合器的寿命并降低其可靠性,尤其是在太阳能逆变器和电源应用中常见的高温环境下。

脉冲变压器栅极驱动器

接下来,我们来看看通过变压器耦合实现电流隔离的电路。这些电路的传播延迟较低、时序特性更精确,与光耦合器相比,具有速度优势。在图3中,采用的是一个脉冲变压器,其工作速度可以达到半桥栅极驱动器应用通常所需的水平(最高1 MHz)。栅极驱动器IC可用于提供容性MOSFET栅极充电所需的高电流。在此,栅极驱动器以差分方式驱动脉冲变压器的原边,两个副边绕组驱动半桥的各个栅极。在这种应用中,脉冲变压器具有显著优势,不需要用隔离式电源来驱动副边MOSFET。

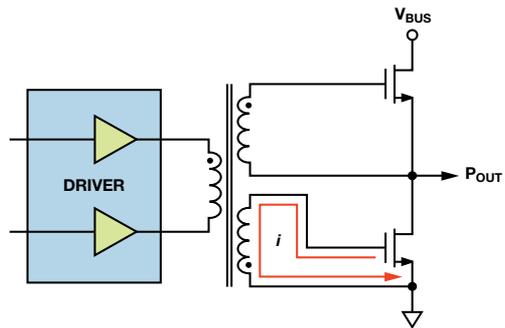


图3. 脉冲变压器半桥栅极驱动器

然而，当感应线圈中流动的较大瞬态栅极驱动电流导致振铃时，就可能出现问题。结果可能使栅极不合需要地开启和关闭，从而损坏MOSFET。脉冲变压器的另一个局限在于，它们在要求信号占空比在50%以上的应用中可能表现欠佳。这是由于脉冲变压器只能提供交流信号，而且铁芯磁通量必须每半个周期复位一次以维持伏秒平衡。最后一点不足：脉冲变压器的磁芯和隔离式绕组需要相对较大的封装，再加上驱动器IC和其他分立式元件，最终形成的解决方案可能尺寸过大，无法适应许多高密度应用。

数字隔离器栅极驱动器

现在，我们来看看把数字隔离器用在隔离式半桥栅极驱动器中的情况。图4中的数字隔离器使用标准CMOS集成电路工艺，以金属层形成变压器线圈，并以聚酰亚胺绝缘材料来分离线圈。这种组合可以实现5 kV rms以上(1分钟额定值)的隔离能力，可用于鲁棒型隔离电源和逆变器应用。

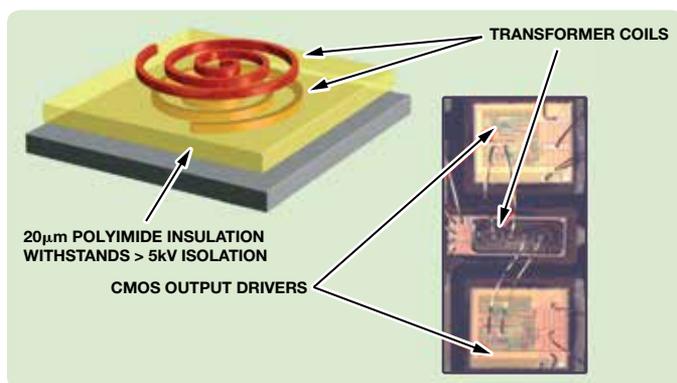


图4. 采用变压器隔离的数字隔离器

如图5所示，数字隔离器消除了光耦合器中使用的LED以及与之相关的老化问题，而且功耗更低、可靠性更高。输入与输出以及输出与输出之间提供电流隔离(虚线)，以消除高端-低端的交互作用。输出驱动器通过低输出阻抗降低导通损耗，同时通过快速开关时间降低开关损耗。

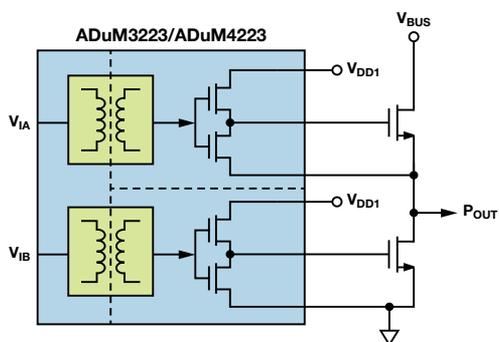


图5. 采用数字隔离的4 A栅极驱动器

与光耦合器设计不同，高端和低端数字隔离器以单个集成电路为基础制造而成，其输出天生匹配，具有更高的效率。请注意，图1所示高压栅极驱动器集成电路会增加电平转换电路中的传播延迟，因而不能像数字隔离器一样实现通道间时序特性的匹配。另外，在单个IC封装中同时集成栅极驱动器和隔离机制可以最大限度地减小解决方案的尺寸。

共模瞬变抗扰度

在针对高压电源的许多半桥栅极驱动器应用中，开关元件中可能发生极快的瞬变。在这些应用中，在隔离栅上发生容性耦合的、快速变化的瞬态电压(高 dV/dt)可能在隔离栅上造成逻辑瞬变错误。在隔离式半桥驱动器应用中，这种情况可能在交叉传导过程中同时打开两个开关，因而可能损坏开关。隔离栅上的任何寄生电容都可能成为共模瞬变的耦合路径。

光耦合器需要以敏感度极高的接收器来检测隔离栅上传递的少量光，而且较大的共模瞬变可能扰乱其输出。可以在LED与接收器之间添加一个屏蔽，从而降低光耦合器对共模瞬变电压的敏感度，这种技术被运用在多数光耦合器栅极驱动器中。该屏蔽可以提高共模瞬变抗扰度(CMTI)，从标准光耦合器不到10 kV/ μ s的额定值提升至光耦合器栅极驱动器的25 kV/ μ s。虽然该额定值对许多栅极驱动器应用都是合适的，但是对于瞬变电压较大的电源以及太阳能逆变器应用来说，可能需要CMTI达到50 kV/ μ s或以上。

数字隔离器可以向其接收器提供更高的信号电平，并能承受极高的共模瞬变而不会导致数据错误。作为四端差分器件，基于变压器的隔离器可向信号提供低差分阻抗，向噪声提供高共模阻抗，从而实现出色的CMTI性能。另一方面，利用容性耦合形成不断变化的电场并在隔离栅上传输数据的数字隔离器是双端器件，因而噪声和信号共用一个传输路径。对于双端器件，信号频率需要远高于预期的噪声频率，以便隔离栅电容对信号提供低阻抗，而对噪声提供高阻抗。当共模噪声电平大到足以淹没信号时，则可能扰乱隔离器输出端的数据。图6所示为基于电容的隔离器中发生数据扰乱示例，其中，输出信号(通道4，绿线)在仅10 kV/ μ s的共模瞬变过程中下降了6 ns，造成毛刺。

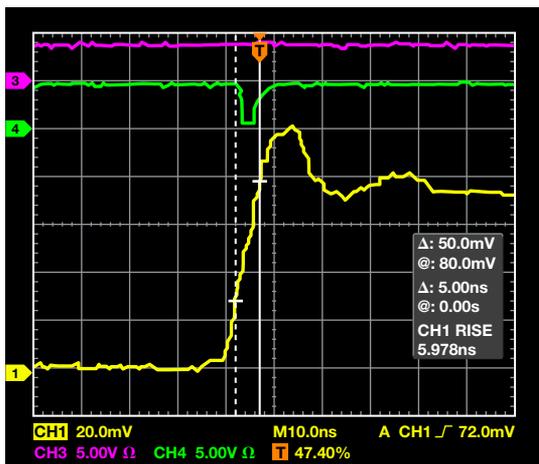


图6. 基于电容的数字隔离器(CMTI <10 kV/μs)

图中数据是在基于电容的隔离器瞬变的扰乱阈值下采集的；如果瞬变要大得多，结果可能使扰乱持续更长时间，从而使MOSFET开关变得不稳定。相比之下，基于变压器的数字隔离器能够承受超过100 kV/μs的共模瞬变，而输出端不会出现数据扰乱问题(图7)。

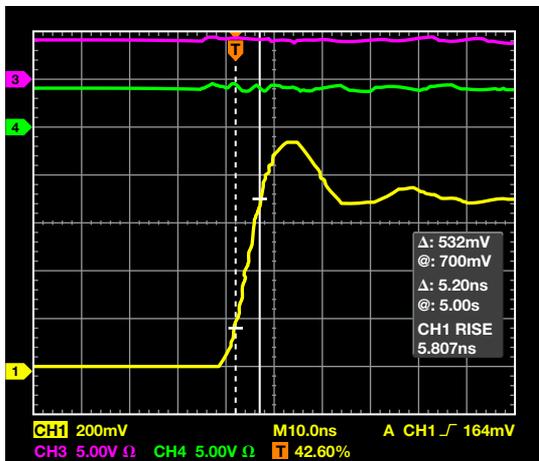


图7. 基于变压器的数字隔离器(CMTI为100 kV/μs, ADuM140x)

隔离式半桥驱动器提供4 A峰值输出电流

ADuM3223/ADuM4223隔离式半桥栅极驱动器(如图8所示)采用*iCoupler*® 技术以独立的隔离式输出来驱动电机控制、开关电源和工业逆变器中所使用的高端和低端IGBT及MOSFET器件的栅极。这些隔离组件集高速CMOS与单芯片变压器技术于一体,可提供精密时序、高可靠性以及优于光耦合器或脉冲变压器的整体性能。相对于输

入,各路输出的持续工作电压最高可达565 V_{PEAK},因而支持低端切换至负电压。高端与低端之间的差分电压最高可达700 V_{PEAK}。输出开关频率最高可达1 MHz,可提供4 A的峰值电流。CMOS兼容型输入可提供50 kV/μs的共模瞬变抗扰度。驱动器采用3.0 V至5.5 V的输入电源,可兼容低电压系统。其额定工作温度范围为-40°C至+125°C,采用16引脚SOIC封装。ADuM3223的千片订量报价为1.70美元/片,采用窄体设计,可提供3 kV rms的隔离能力。ADuM4223的千片订量报价为2.03美元/片,采用宽体设计,可提供5 kV rms的隔离能力。

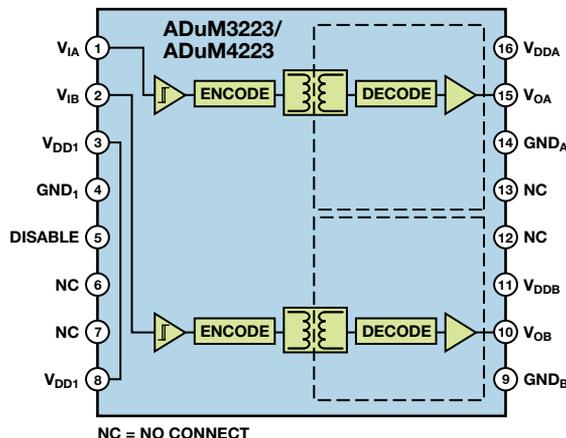


图8. ADuM3223/ADuM4223框图

总结

对于隔离式半桥栅极驱动器应用,事实表明,相对于基于光耦合器和脉冲变压器的设计,集成变压器的数字隔离器具有众多优势。通过集成大幅降低了尺寸和设计复杂性,从而极大地提高了时序特性。输出驱动器采用的电流隔离技术则改进了鲁棒性,变压器耦合技术则显著提高了CMTI。

参考文献

Coughlin, Chris. 技术文章, [共模瞬变抗扰度](#)。

此文的一个版本于2012年5月作为技术文章MS-2318发布,标题为“隔离式半桥栅极驱动器的实现”。

作者简介

Brian Kennedy [brian.kennedy@analog.com]

是ADI公司数字隔离器部门的应用工程师。他于2008年4月加入ADI公司,负责电源数字隔离产品。他拥有纽约州立大学(布法罗校区)电气工程学士学位(BSEE)。



检测并区分心脏起搏伪像

作者：John Kruse和Catherine Redmond

当植入了起搏器的心脏病患者进行心电图(ECG)测试时, 心脏科医师必须能够检测到起搏器的存在及其效果。起搏信号的电气特征(或称伪像)由小而窄的脉冲构成。由于这些伪像被淹没在噪声和较大的心电信号中, 因而难以检测到。本文将描述起搏伪像的性质, 同时介绍检测这种伪像的一种器件和方法。

心脏作为一种生化机电系统, 会产生电脉冲, 从右上心房的窦房结(SA)传导至房室结(AV)。窦房结节充当该系统的起搏器(图1)。

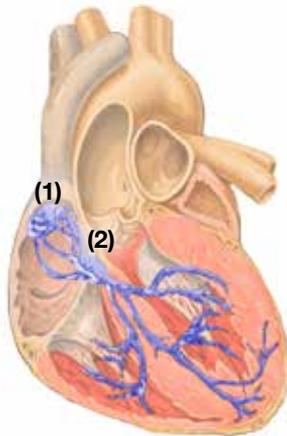


图1. 心肌与窦房结(1)和房室结(2)¹

该电脉冲产生P波, 在图2中的ECG截图中可以看见。电信号从房室结节开始传播, 经过浦肯野纤维系统, 来到心室, 导致心室肌肉收缩。这种收缩(R波)使含氧血从左心室进入并流过身体, 同时使缺氧血从右心室进入肺部。

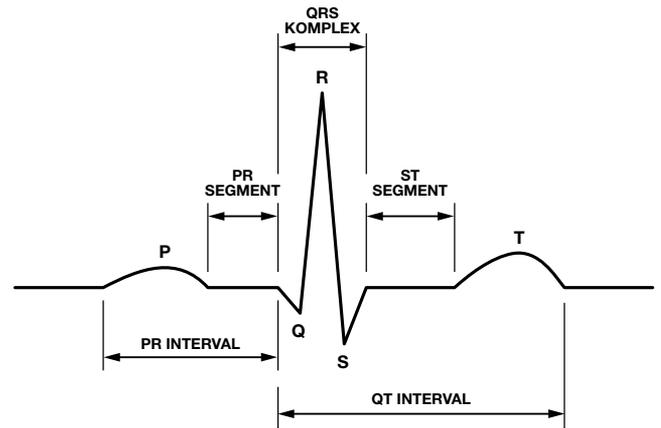


图2. 心肌收缩期间电行为的ECG图形表示²

如果心脏这种机电系统存在缺陷, 则可能导致诸多心脏问题。例如, 当心脏搏动过慢或者不搏动时, 就是心动过缓。对于这种状况, 典型的手术治疗方法是在患者胸部皮下植入一个起搏器(脉冲发生器), 并将心内膜导联线通过静脉直接引导至心脏, 如图3所示。

在称为心动过速的另一类心律失常症状中, 心脏搏动过快。这是一种十分严重的疾病, 可通过植入式心脏除颤器(ICD)进行治疗。现代ICD也可治疗多种缓慢性心律失常。

当心脏变大时, 由于传导路径变长, 扰乱了心室收缩的时机, 因而可能发生心力衰竭。结果形成一种正反馈系统, 进一步加重心脏负担。植入式心脏再同步(ICR)器件同时使两个心室和(通常)一个心房起搏, 进而对心室重新定时。实际上, 这些器件会改善心输出量, 从而使心脏恢复到一定程度。心脏再同步治疗(CRT)器件是一种包括ICD在内的系统。

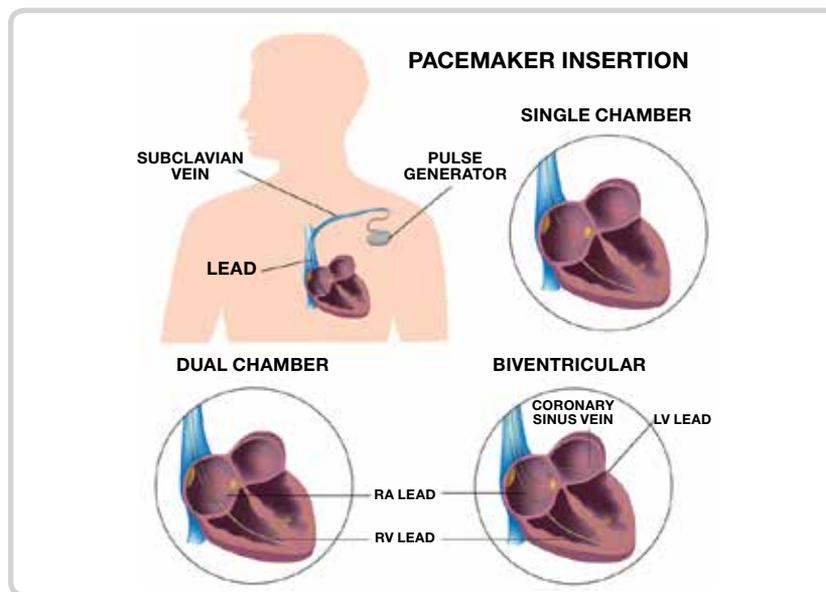


图3. 植入式起搏器的位置以及不同类型起搏器的导联线 (RA—右心房、RV—右心室、LV—左心室)

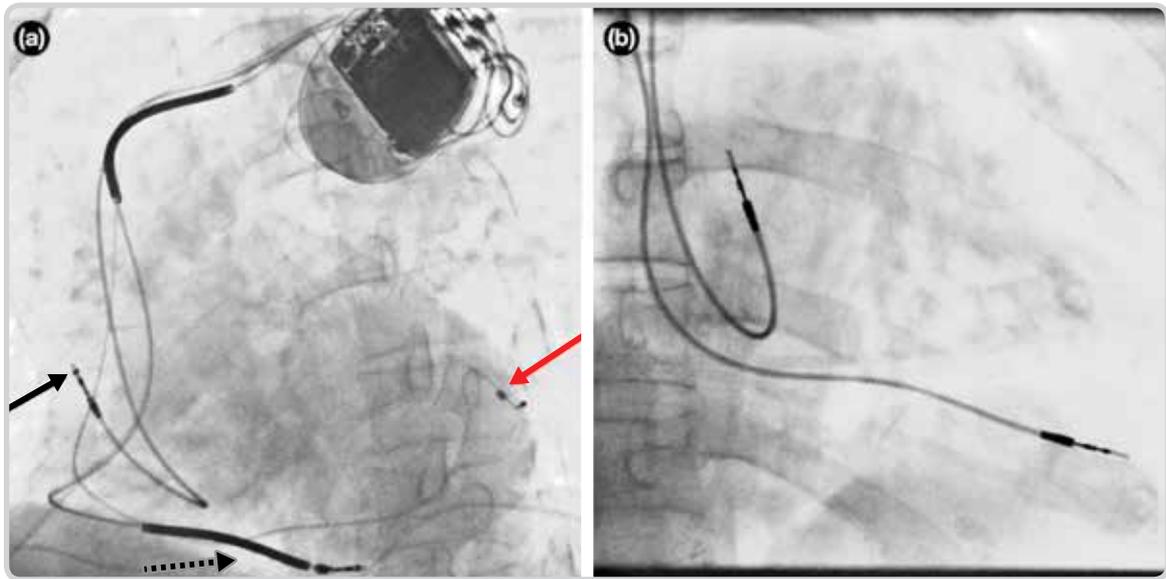


图4. 起搏器导联线放置的透视图像³
(a). 单腔起搏器; (b). 双腔起搏器

CRT器件在图4(a)中的透视图像中可以看见。医师就是利用这种影像来放置导联线的。对于非专业人士来说，这种影像是很难解读的。可以看到心脏淡淡的轮廓——这是搏动中的心脏的静态视图。起搏器位于右心房上，心脏顶点指向右下方。在这个典型的导联线放置实例中，黑色箭头指向右心房导联线。虚线黑色箭头指向右心室导联线。红色箭头标示的导联线只能看到一部分，这是左心室导联线(红箭头指向电极尖端)。图4(b)展示的是双腔起搏器的典型导联线放置透视图像。右心房导联线指向上方，置于右心房中。右心室导联线则位于右心室顶部。

植入式起搏器(图5)一般都很轻、体积小。它们含有必要的电路，以便通过植入式导联线来监控心脏的电活动，并在必要时刺激心肌以确保心脏跳动的规律性。起搏器必须是低功耗器件，它们采用的都是小型电池，寿命一般是10年。美国国家工程院称，截至2010年，每年超过40万台起搏器被植入患者身体。⁴

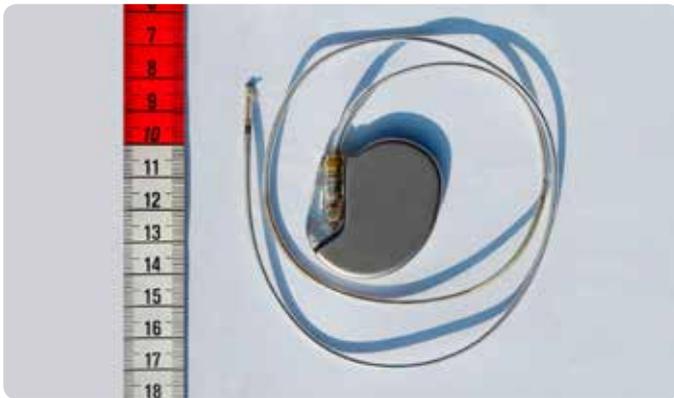


图5. 起搏器示例⁵

起搏伪像

在正常的ECG图中，一般很难发现简单的植入式起搏器的活动，因为超快脉冲(宽度仅有数微秒)会被过滤掉，但在任何情况下，在毫秒级分辨率的心电图中，这些脉冲都太窄，而不会出现。然而，其信号可以通过起搏伪像推断出来，伪像是与通过ECG导联线在皮肤表面测得的心脏自身电活动相伴的电压脉冲。检测和识别起搏伪像的能力很重要，因为伪像显示了起搏器的存在，而且有助于评估其与心脏的交互作用。

由于伪像幅度小、宽度窄、波形多变，结果使起搏伪像难以检测，尤其是存在可能数倍于伪像幅度的电噪声时。另外，起搏疗法已经十分发达，如今有数十种起搏模式，从单腔起搏到三腔起搏等，不一而足。使得起搏伪像检测更加复杂的是，起搏器会产生导联线完整性脉冲、分钟通气量(MV)脉冲、遥测信号以及可能被误认为起搏伪像的其他信号。

实时起搏器遥测技术的应用使得在心电图上显示起搏伪像不如过去那么重要了，但经验丰富的医师可以从心电图推测出患者所使用的起搏疗法的种类，并确定起搏器是否工作正常。另外，包括以下标准在内的所有相关医用标准都要求显示起搏伪像。这些标准对需要捕获的起搏器信号的高度和宽度等具体要求有所差异。

- AAMI EC11:1991/(R)2001/(R)2007
- EC13:2002/(R)2007, IEC60601-1 ed. 3.0b, 2005
- IEC60601-2-25 ed. 1.0b
- IEC60601-2-27 ed. 2.0, 2005
- IEC60601-2-51 ed. 1.0, 2005

例如, IEC60601-2-27规定:

设备须能够显示存在幅度为 $\pm 2\text{ mV}$ 至 $\pm 700\text{ mV}$ 、持续时间为 0.5 ms 至 2.0 ms 的起搏器脉冲的心电图信号。显示屏上的起搏器脉冲应清晰可见, 折合到输入端(RTI)的幅度不得小于 0.2 mV ;

AAMI EC11则规定:

设备须能显示存在幅度为 2 mV 至 250 mV 、持续时间为 0.1 ms 至 2.0 ms 、上升时间少于 $100\text{ }\mu\text{s}$ 且频率为 100 脉冲/分的起搏器脉冲的心电图信号。对于持续时间为 0.5 ms 至 2.0 ms (幅度、上升时间和频率参数如上一句所规定)的起搏器脉冲, 必须在心电图显示该起搏器脉冲; 显示屏上应予以清晰的展现, 折合到输入端的幅度不得小于 0.2 mV 。

就需要捕获的高度和宽度来说, 虽然这些差异很小, 但终究是差异。

起搏器的起搏方式

所有起搏导联线都有两个电极, 电极的位置决定着信号的极性。

在单极性起搏中, 起搏导联线由单起搏导联线顶部的电极与起搏器外壳本身的金属壳所构成, 因而只有一根导联线插入心脏。这种起搏模式导致的起搏伪像在皮肤表面可能为数百毫伏, 宽度为两、三毫米。目前, 单极性起搏已不再常用。

在双极性起搏中, 用起搏导联线顶端的电极使心脏起搏。返回电极是一个环形电极, 非常接近顶端电极。目前, 多数起搏伪像都是由双极性起搏造成的。这类导联线产生的伪像比单极性起搏产生的伪像要小得多; 皮肤表面的脉冲可能非常小, 高度只有几百微伏, 宽度只有 $25\text{ }\mu\text{s}$, 伪像的平均高度和宽度分别为 1 mV 和 $500\text{ }\mu\text{s}$ 。当检测矢量与起搏导联线矢量不直接成行时, 伪像的幅度可能会更小。

许多起搏器可以通过编程, 使脉冲宽度短至 $25\text{ }\mu\text{s}$, 但这些设置一般只用于在电生理学实验室中进行的起搏器阈值测试中。将下限值设为 $100\text{ }\mu\text{s}$, 即可消除将分钟通气量(MV)和导联线完整性(LV导联线)脉冲误检为有效的起搏伪像问题。这些低于阈值的脉冲一般编程至 $10\text{ }\mu\text{s}$ 与 $50\text{ }\mu\text{s}$ 之间。

市面上各种不同的起搏器是针对不同的腔室起搏:

- 单腔起搏只对心脏一个腔室起搏; 可能为单极性, 也可能为双极性。单腔起搏应用于右心房或右心室。
- 双腔起搏同时对右心房和右心室起搏。
- 双心室起搏同时对右心室和左心室起搏。另外, 心脏一般在右心房起搏。这种起搏模式很难正确显示出现, 其原因有二: 首先, 两个心室的起搏可能同时发生, 在皮肤表面表现为单个脉冲。第二, 左心室导联线的放置与右心室导联线一般不在同一矢量上, 而且实际上可能与其是成正交关系。通常情况下, 右

心房可在导联线aVF中得到最佳展示, 而右心室则可在导联线II中得到最佳展示。多数心电图系统并不采用三个同步导联线检测电路或算法, 结果使左心室导联线最难捕获。因而有时最好用其中一个V导联线来检测。

起搏伪像波形

多数起搏脉冲都有着超快的上升沿。起搏器输出端测得的上升时间一般为 100 ns 左右。当在皮肤表面测量时, 受起搏导联线电感和电容的影响, 上升时间会略低。皮肤表面的起搏伪像大多为 $10\text{ }\mu\text{s}$ 或以下。作为内置保护机制的复杂器件, 起搏器可能会产生高速毛刺, 虽然不会影响心脏, 但会影响起搏器检测电路。

图6所示为理想起搏伪像的示例。正脉冲的上升边沿很快。在脉冲达到最大幅度之后, 会发生容性下降, 然后出现后沿。之后, 在起搏脉冲的再充电部分, 伪像会改变极性。之所以需要该再充电脉冲, 是为了使心脏组织保持净零电荷。对于单相脉冲, 离子会在电极周围聚集, 结果产生的直流电荷可能导致心脏组织损坏。

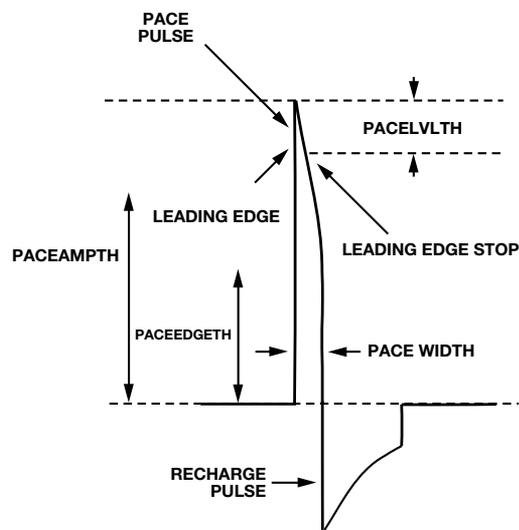


图6. 理想型起搏伪像

采用心脏再同步器件会给起搏伪像的检测和显示带来更多麻烦。这些器件对患者的右心房和左右心室起搏。两个心室的脉冲可能非常接近、重叠或同时发生; 左心室甚至可能在右心室之前起搏。目前, 多数器件都是同时对两个心室起搏, 但研究显示, 调整时序特性可以改善心输出量, 对多数患者有益。分开检测和显示两个脉冲并非总能如愿以偿, 很多时候, 它们将在心电图电极上表现为单个脉冲。如果两个脉冲同时发生, 且导联线方向相反, 则两个脉冲可能在皮肤表面相互抵消。虽然发生这种情况的几率很小, 但我们完全可以设想极性相反的两个心室起搏伪像同时出现在皮肤表面的情况。如果两个脉冲被很短的时间间隔抵消, 则结果产生的脉冲波形将变得非常复杂。

图7所示为心脏再同步器件起搏模式在盐水箱中的示波器轨迹。这是起搏器验证的标准测试环境；大家认为，盐水的导电性能与人体相似。由于示波器探头十分接近起搏导联线，结果导致幅度远远大于皮肤表面的预期值。另外，由于盐溶液导致心电图电极阻抗变低，结果使噪声远远低于皮肤表面测量的正常值。

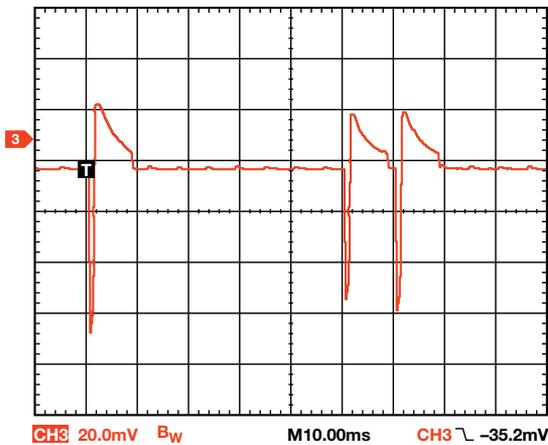


图7. 再同步器件在盐水箱捕获的起搏信号

第一个脉冲是心房，第二个脉冲是右心室，第三个脉冲是左心室。导联线置于盐水箱中，其矢量经过优化以便把脉冲清晰地显示出来。负向脉冲为起搏，正向脉冲为再充电。心房脉冲的幅度略大于其他两个脉冲的幅度，因为导联线的矢量稍微好于两根心室导联线，但在实际应用中，再同步器件中的全部三个起搏输出都编程为相同的幅度和宽度。对于真正的患者，每根起搏器导联线的幅度和宽度一般都是不同的。

检测起搏伪像

在对目标信号的形态和缘由有了初步了解之后，我们可以集中探讨如何检测起搏伪像这个话题了。以符合成本效益的方式检测所有起搏伪像并抑制所有可能的噪声源是不可能做到的，这是其性质使然。部分难点在于，起搏检测系统必须监控多个腔室，检测过程中会遇到干扰信号，而且不同制造商生产的起搏器种类繁多。伪像的检测方案从硬件解决方案到数字算法，十分广泛。接下来，我们将对此进行详细讨论。

心脏再同步器件所用的起搏导联线不可能都具有相同的矢量。右心房导联线通常与导线II对齐，但有时也可能直接指向胸部以外，因而可能需要V_x矢量才能看见。右心室导联线通常置于右心室顶部，因

而经常与导联线II对齐。从冠状窦穿过的左心室起搏导联线实际上位于左心室的外部。通常情况下，该导联线与导联线II对齐，但其方向却可能是V轴向。除颤器和再同步器件的起搏导联线有时置于心脏中未发生梗塞的区域。把它们置于梗塞区域周围，这是该系统采用三个矢量并要求高性能起搏伪像检测功能的原因所在。

一个主要噪声源是多数植入式心脏器件所使用的H场遥测方案。其他噪声源包括呼吸胸阻抗测量、电灼器与患者相连的其他医疗设备带来的传导噪声。

此外，每家起搏器制造商都采用不同的遥测方案，使起搏伪像检测变得更加复杂。在有些情况下，一家制造商可能针对不同的植入式器件型号采用多种不同的遥测系统。实际上，许多植入式器件可能同时采用H场遥测以及MICS频段或ISM频段遥测进行通信。不同型号采用不同的H场遥测方案，这种情况使得滤波器的设计变得十分困难。心电图器件必须为CF级，但其他医疗器件则可能是B级或BF级，而且其较高的泄漏电流可能干扰心电图采集设备的性能。

ADAS1000心电图模拟前端包含起搏伪像检测算法

ADAS1000(图8)是一款5通道心电图(ECG)模拟前端(AFE)，旨在帮助解决新一代低功耗、低噪声、高性能系留式和便携式ECG系统设计人员面对的部分挑战。ADAS1000专门针对监控级和诊断级心电图测量而设计，由5个电极输入和1个专用右腿驱动(RLD)输出参考电极构成。

ADAS1000不但支持基本的心电图信号监控元件，还配有多种功能，比如前面讨论过的呼吸测量(胸阻抗测量)、导联线/电极连接状态、内部校准、起搏伪像检测功能等。

一个ADAS1000支持5个电极输入，为进行传统的6导联心电图测量提供了方便。通过另外级联一个ADAS1000-2(辅助)器件，系统可以进行真正的12导联测量；通过级联多个器件(3个及以上)，系统可测量15条及以上的导联线。有关ADAS1000不同变体的详情，请参阅表1。

ADAS1000的呼吸特性能够测量患者的胸阻抗变化，从而显示出呼吸的程度或有无缺失。呼吸功能的核心是在可编程频率(46 kHz至64 kHz)下集成DAC(数模数据器)呼吸驱动，以及有利于简化这种复杂测量的专用模数测量电路。信号经过解调，作为幅度和相位信息提供，由此可以确定相应的呼吸信息，从而得到具体的线缆参数。利用内部电容，电路能够检测最小为200 mΩ的分辨率——使用外部电容时，甚至可以检测更精确的分辨率——而且开关方案十分灵活，可对三根导联线(I、II、III)之一进行测量。

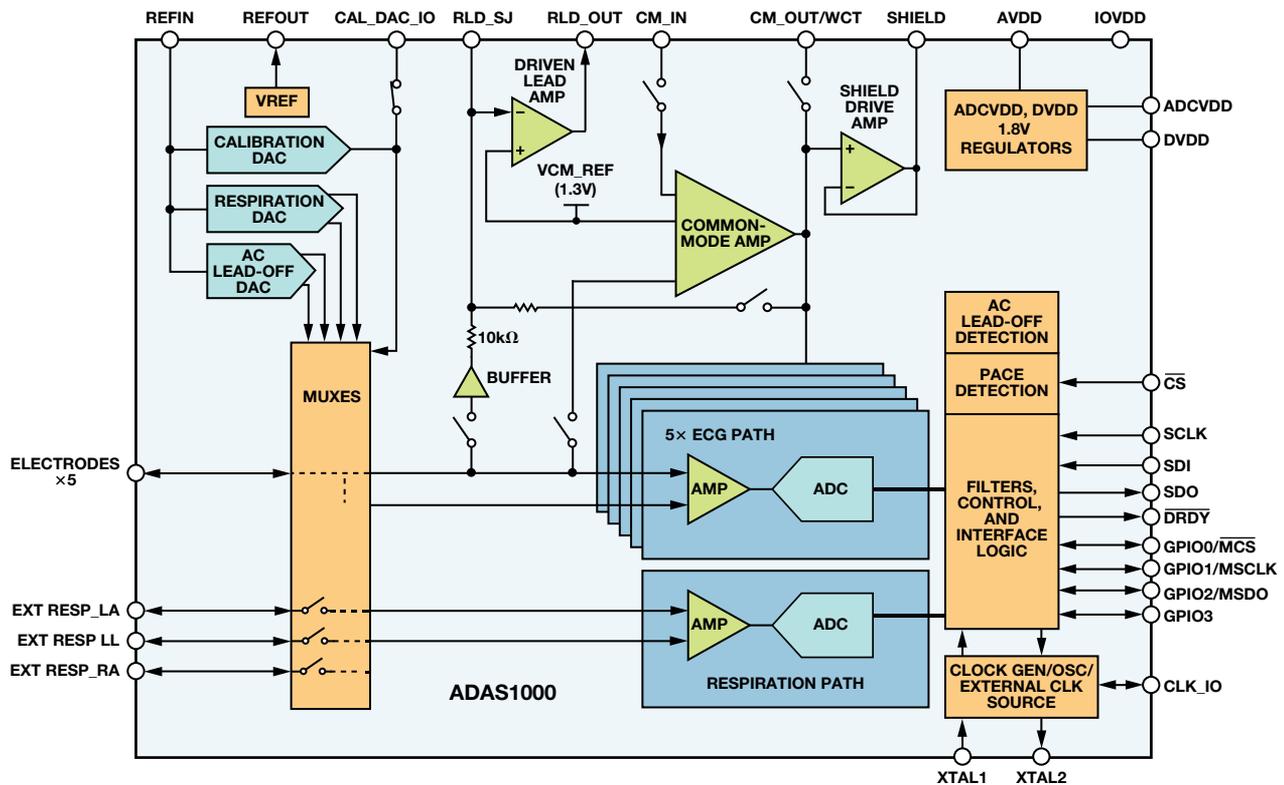


图8. ADAS1000功能框图

表1. ADAS1000现有型号概览

产品型号	电极数	额外特性	输入噪声 0.05 Hz至150 Hz ($\mu\text{V p-p}$)	CM I/P 范围(V)	电源电压	封装选项
ADAS1000	5个心电图电极+ RLD	呼吸、起搏和起搏I/F	10	± 1	3.3至5.5	56引脚 LFCSP、64引脚 LQFP
ADAS1000-1	5个心电图电极+ RLD		10	± 1	3.3至5.5	56引脚 LFCSP
ADAS1000-2	5心电图电极 (组合模式配套组件)		10	± 1	3.3至5.5	56引脚 LFCSP、64引脚 LQFP
ADAS1000-3	3个心电图电极+ RLD		10	± 1	3.3至5.5	56引脚 LFCSP、64引脚 LQFP
ADAS1000-4	3个心电图电极+ RLD	呼吸、起搏和起搏I/F	10	± 1	3.3至5.5	56引脚 LFCSP、64引脚 LQFP

起搏检测算法

器件的前端包含一种数字起搏器伪像检测算法，可以检测到宽度范围为 $100\ \mu\text{s}$ 至 $2\ \text{ms}$ 、幅度范围为 $400\ \mu\text{V}$ 至 $1000\ \text{mV}$ 的起搏伪像——符合上述AAMI和IEC标准。根据测试结果和医师意见，这些限制要比医用标准宽松许多。

起搏检测算法在四根可能的导联线(I、II、III或aVF)中的三根上运行三个数字算法实例。在高频心电图数据上运行，与内部抽取和滤波并行运行。该算法设计用于检测并测量宽度范围为 $100\ \mu\text{s}$ 至 $2\ \text{ms}$ 、幅度范围

为 $400\ \mu\text{V}$ 至 $1000\ \text{mV}$ 的起搏伪像，返回一个标志，用以表示是在一根还是多根导联线上检测到起搏信号，同时返回检测到的信号的高度和宽度。对于希望运行自己的数字起搏算法的用户，ADAS1000提供了一个高速起搏接口，可以快速的数据速率($128\ \text{kHz}$)提供心电图数据，与此同时，标准接口上经过滤波和抽取的心电数据保持不变。

ADAS1000 ECG IC在其算法中内置一个分钟通气量滤波器。分钟通气量脉冲(从双极性导联线的圆环传导至起搏器外壳)将检测呼吸速率，从而控制起搏速率。其宽度总是小于 $100\ \mu\text{s}$ ，变化范围约为 $15\ \mu\text{s}$ 至 $100\ \mu\text{s}$ 。

许多植入式器件能够编程以支持最窄25 μs的起搏脉冲,但医师几乎不会将植入式器件编程为如此窄,因为在超过起搏阈值以后,能量安全裕量将变得不足。

这种起搏伪像系统是由一个工程师和起搏专家团队与起搏行业共同研发的。这种合作带来了一种同步三矢量起搏伪像检测系统,该系统可以检测起搏伪像,尽管电气噪声显著大于伪像。三个起搏算法实例中的每个实例都可以编程以检测不同导联线(I、II、II或aVF)上的起搏信号。该系统的阈值水平可编程,因而可以针对实际的脉冲宽度和高度检测范围进行定制,同时还配置内部数字滤波器,以便抑制心跳、噪声和分钟通气量脉冲。当证实起搏信号的单个实例中存在起搏信号时,器件会输出一个标志,因而,用户可以在心电图上标记或识别出起搏信号。

起搏器算法的简化流程图如图9所示。

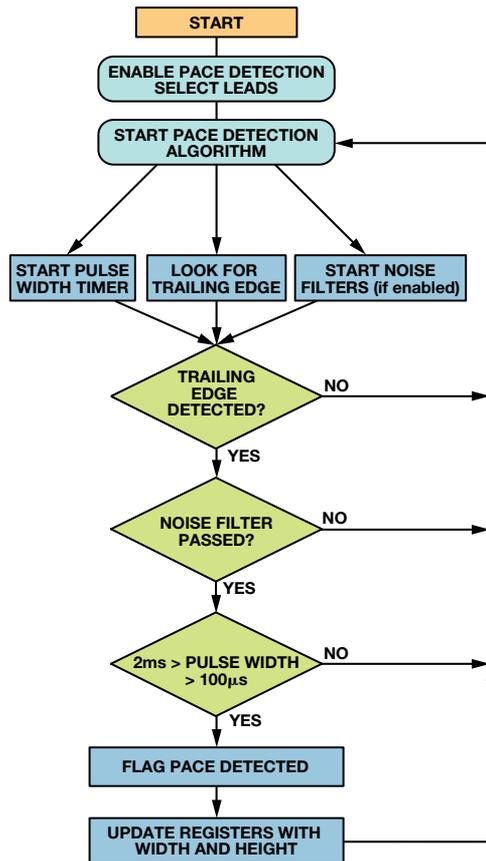


图9. 起搏算法的流程图

起搏伪像算法的采样速率选择非常重要,因为不能与Medtronic、St. Jude和Boston Scientific针对H场遥测载波器采用的频率完全相同。三家公司都采用不同的频率,而且每家公司都有多种不同的遥测系

统。ADI公司相信,ADAS1000所用采样频率与这三家起搏器厂家的主要遥测系统都不相同。

如前所述,ADAS1000同时包括呼吸测量和交流导联脱落模式。这些特性不但可以把不同频率的交流信号注入患者电极,而且不会干扰起搏伪像的采集。电灼器信号虽然可以在ADAS1000心电图输入之前进行滤波处理,但起搏伪像检测算法的性能却可能因滤波而下降,因此,在这种设计中,务必十分小心。

结论

植入式起搏器产生的伪像变化范围较大,幅度范围为2 mV至700 mV,持续时间范围为0.1 ms至2 ms,上升时间范围为15 μs至100 μs。伪像往往被淹没在遥测噪声或心电信号中,难以检测。ADAS1000模拟前端专门面向心电图系统而设计,包括检测心脏及其辅助起搏器所产生的电信号所需要的全部电路,还有一种有助于区分起搏伪像并将其显示在心电图上的嵌入算法。

参考文献

- ¹Jaffe, C. Carl, MD, cardiologist and Patrick J. Lynch, medical illustrator. http://en.wikipedia.org/wiki/File:Reizleitungssystem_1.png.
- ²<http://en.wikipedia.org/wiki/File:SinusRhythmLabels.svg>.
- ³(a) http://en.wikipedia.org/wiki/File:Cardiac_resynchronisation_therapy.png.
(b) http://en.wikipedia.org/wiki/File:Fluoroscopy_pacemaker_leads_right_atrium_ventricle.png.
- ⁴<http://www.nae.edu/page20019090/WhatisaPacemaker.aspx>.
- ⁵http://en.wikipedia.org/wiki/File:St_Jude_Medical_pacemaker_with_ruler.jpg.

作者简介

John Kruse [john.kruse@analog.com]是ADI公司的一名现场应用工程师,工作地点为明尼苏达州明尼阿波里斯市。他于2005年加入ADI公司,专门从事医学应用产品工作。他已发表多篇文章,获得多项专利,其中数项专利涉及起搏伪像采集技术。他已在医疗行业工作20余年。John于1980年毕业于明尼苏达大学,获电气工程学士学位(BSEE),1997年获圣托马斯大学电子工程硕士学位。他目前在大学担任客座教授,讲授多门工程设计研究生课程。



Catherine Redmond [catherine.redmond@analog.com]

是ADI公司的应用工程师,工作地点为爱尔兰利默里克。自2005年加入ADI以来,她为自动化测试设备专用精密DAC提供支持,在工业市场领域积累了宝贵的经验,目前专注于精密ADC产品工作,负责ADAS1000 ECG前端应用。她毕业于科克理工学院,获电气工程学士学位。毕业后一直在ADI公司从事应用工作。



多功能低功耗精密单端转差分转换器

作者：Sandro Herrera和Moshe Gerstenhaber

很多应用都需要差分信号，包括驱动现代模数转换器(ADC)、通过双绞线电缆传输信号、调理高保真音频信号。由于差分信号在一组特定电源电压下使用较大信号，提高了对共模噪声的抑制能力，降低了二次谐波失真，因而实现了更高的信噪比。由于这一需求，我们需要可将大多数信号链中的单端信号转换为差分信号的电路模块。

图1显示了简单的单端转差分转换器，它使用AD8476精密低功耗完全差分放大器(diff-amp)，带有集成精密电阻。差分放大器内部配置的差分增益为1，因此电路的传递函数为：

$$V_{OUT, DIFF} = V_{OP} - V_{ON} = V_{IN}$$

输出共模电压 $(V_{OP} + V_{ON})/2$ 由 V_{OCM} 引脚上的电压设置。如果允许 V_{OCM} 引脚浮空，则由于形成电源的电阻分压器的内部1 MΩ电阻，输出共模电压将会浮动至电源电压中间值。电容C1会滤除1 MΩ电阻的噪声，以降低输出共模噪声。由于AD8476的内部激光调整增益设置电阻，因而电路的增益误差最大值仅为0.04%。

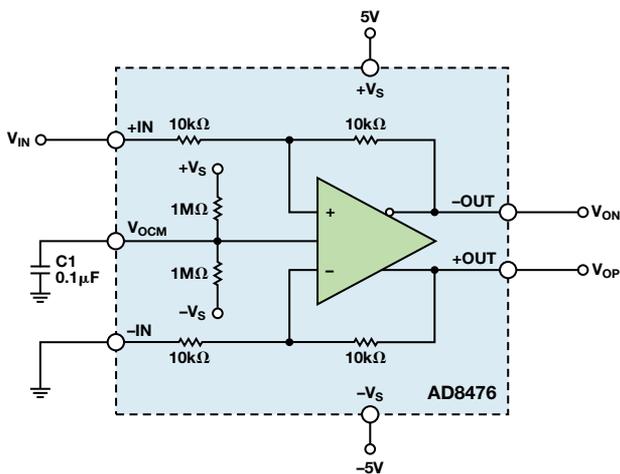


图1. 简单的单端转差分转换器

对于很多应用，图1中的电路已足以用于执行单端转差分的转换。对于需要更高性能的应用，图2显示的单端转差分转换器具有很高输入阻抗，最大输入偏置电流为2 nA，最大失调(RTI)为60 μV，最大失调漂移为0.7 μV/°C。该电路通过将OP1177精密运算放大器(op amp)与AD8476级联，并将AD8476的正输出电压反馈至运算放大器的反相输入端，达到这种级别的性能。这种反馈方式使得运算放大器能够

确定配置的精度和噪声性能，因为它将反馈环路内的差分放大器与前面的运算放大器的大开环增益相连。因此，当以输入为基准时，这种大增益可以减少AD8476的误差，包括噪声、失真、失调和失调偏移。

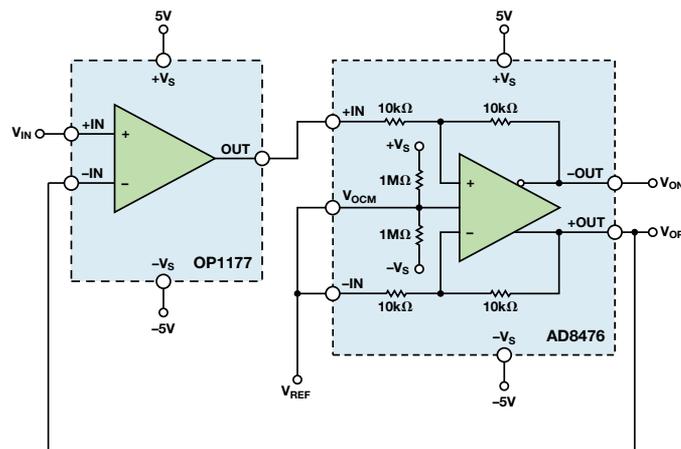


图2. 改进的单端转差分转换器

图2中的电路可以用以下公式表示：

$$V_{OP} \approx V_{IN} \quad (1)$$

$$(V_{OP} + V_{ON}) = 2 V_{OCM} = 2 V_{REF} \quad (2)$$

$$V_{ON} = 2 V_{REF} - V_{IN} \quad (3)$$

联立(1)和(3)：

$$V_{OUT, DIFF} = V_{OP} - V_{ON} = 2(V_{IN} - V_{REF}) \quad (4)$$

公式3展示了有关电路的两个重要特性：首先，电路的单端转差分增益为2。第二， V_{REF} 节点作为输入信号的基准，因此它可用于消除输入信号中的偏置。例如，如果输入信号具有1 V的偏置，则将1 V施加于 V_{REF} 节点可以消除偏置。

如果目标应用需要大于2的增益，则可以修改图2中的电路，如图3所示。在这种情况下，电路的单端转差分增益取决于外部电阻 R_F 和 R_G ，如下所示：

$$Gain = \frac{V_{OUT, DIFF}}{V_{IN}} = 2 \left(1 + \frac{R_F}{R_G} \right) \quad (5)$$

以及

$$V_{OUT, DIFF} = V_{OP} - V_{ON} = 2 \left(\left(1 + \frac{R_F}{R_G} \right) V_{IN} - V_{REF} \right) \quad (6)$$

小巧灵活的低功耗调制解调器IC改进HART通信网络

作者：Tracey Johnson

自工业革命早期以来，人们就需要使用机械和设备进行测量、控制和通信，采用传感器和执行器的仪表系统成为现代制造工厂的支柱。通过传输线路，采用4 mA至20 mA模拟电流信号进行传输数据以及设置的通信方式长期以来一直在广泛使用。但仪表也在日臻成熟，从早期的纯模拟系统发展到当前使用的“智能”系统，利用HART®(可寻址远程传感器高速通道)协议等技术增强了通信功能。简而言之，直流低频电路信号由独立的更高频率信号进行调制，信号在一对频率之间切换(图1)——这种技术称为频移键控(FSK)。

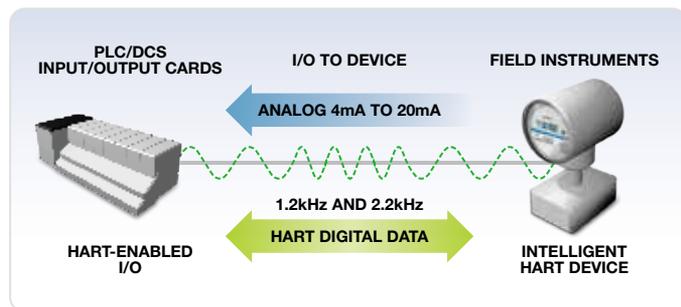


图1. HART通信

本文将介绍该技术的实施，并提供一些应用示例，讨论现代硅集成电路技术使用的一些器件，为系统设计人员提供帮助。此外，为了阐述该技术，我们还将介绍当前最紧凑、功耗最低、电压范围最宽、完全符合规范的HART调制解调器(调制-解调)IC——ADI公司的AD5700。

什么是HART通信？

在模拟发射器中使用的主要通信方式是电流环路，正常范围是从4 mA至20 mA，采用发射器、接收器和电源设备。它可以实现众多功能，例如远程校准、故障查询和过程变量数据传输。低功耗发射器和接收器必须在4 mA或更低的最小电流下运行，这要取决于错误指示所需的“裕量”。这些电流环路非常可靠和稳定，在长途通信中具有很强的抗环境干扰能力。但是，它的一大劣势是单环路仅允许单向通信(来自传感器或发送至执行器)，只能传输一个过程变量。

HART标准的引入提供了一种创建“智能”发射器的方式，方法是添加数字通信功能，共享用于传统4 mA至20 mA仪器的同一根双绞线。4 mA至20 mA模拟电路由1 mA峰值FSK信号进行调制——而不中断原始主变量传输——同时仍然为环路工作留下裕量。HART

协议已经成为在智能设备和控制或监控系统之间通过模拟线路发送和接收数字信号的全球标准。

HART调制解调器IC内部结构

AD5700-1完整HART调制解调器IC(图2)集成了所有必需的滤波、信号检测、解调和信号发生功能，从而显著减少了所需的外部元件数量。它采用小型4 mm × 4 mm、24引脚LFCSP封装，仅需要2 V至5.5单电源供电，在-40°C至+125°C的扩展温度范围内工作。

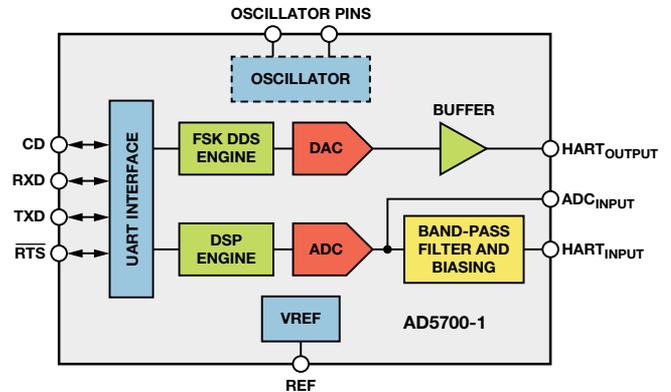


图2. AD5700-1框图；-1选项包括内部0.5%精密RC振荡器

发射路径

图2显示了调制涉及的主要模块：FSK直接数字合成(DDS)引擎、DAC(开关电阻串类型)和缓冲区。要发送的数字数据通过UART输入。调制器通过将RTS(请求发送)信号拉低来使能。调制器将TXD输入端的UART编码HART数据位流转换成一系列二进制1200 Hz (“1”)和2200 Hz (“0”)信号音(见图3)。DDS在任何一种频率下生成正弦数字字流，DAC将其转换为大约493 mV的p-p模拟正弦波。此正弦波信号在内部进行缓冲并在HART_OUT引脚上输出。该DDS引擎本身会产生连续相位信号，因此在频率之间切换时避免了出现任何输出不连续。在HART_OUT上进行内部缓冲的主要优势是产生很高的驱动能力，无需外部模拟缓冲，也不会出现它们带来的问题。HART_OUT引脚直流偏置至0.75 V，并应容性耦合至负载。有关更多详细信息，请参见AD5700/AD5700-1数据手册。

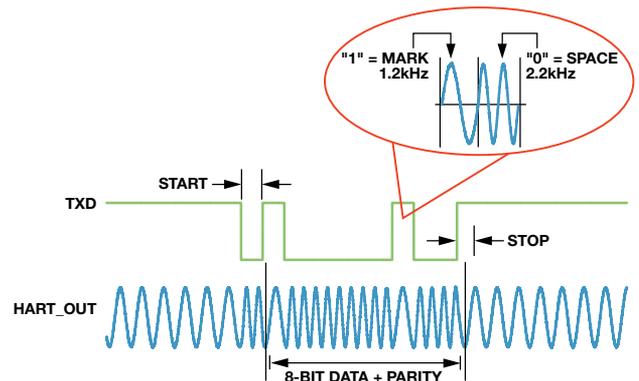


图3. AD5700/AD5700-1调制器波形

接收路径

当RTS处于逻辑高电平时，调制器禁用，解调器使能，也就是说调制解调器处于接收模式。接收器在HART_IN引脚上解调FSK调制信号。在此模式下，相关模块是内部带通滤波器、ADC和DSP引擎。CD高电平(载波检测)表示检测到有效载波。解调数据通过UART接口上的RXD引脚发送至主处理器。

我们选择该接收架构的目的是让AD5700能够抵御恶劣工业环境中的噪声和干扰。通过结合使用模拟滤波和数字滤波，可以在RXD引脚上实现出色的灵敏度和高度精确的输出。HART位流之前是一个标准UART帧，该帧包含一个起始位、8位数据、一个奇偶校验位和一个停止位。在解调模式下，调制解调器具有两个滤波器配置选项：内部滤波器(HART信号施加于HART_IN)和外部滤波器(滤波HART信号直接施加于ADC_IP)。外部滤波器模式支持在防爆和本安型环境中使用AD5700。它包括150 kΩ电阻，这样可以将电流限制在足够低水平，以遵守本质安全要求。建议将此选项用于对安全至关重要的应用的操作，调制解调器必须与环路电源的高电压隔离开。这种情况下，输入端具有更高的瞬态电压保护功能，因此即使是在要求最苛刻的工业环境中，也无需额外的保护电路。

其他模块

图2中显示的其他三个模块是上文提及的UART接口、内部基准和振荡器。RTS和TXD是用于调制的重要信号，而CD和RXD则对解调非常重要。AD5700可以接收外部2.5 V基准，只有在AVDD电源大于2.7 V时才能使用。对内部或外部基准选项的使用受REF_SEL针脚的极性控制。对于时钟，该器件支持多个方案，以实现简单的低成本可配置解决方案。AD5700可以使用外部晶体、陶瓷谐振器或CMOS输入。AD5700-1是首款集成内部低功耗0.5%精密振荡器的HART调制解调器IC，降低了所需的外部电路以及总体成本。众多片上集成功能显著简化了HART兼容系统的设计，从而提供更加可靠和经济高效的稳定网络解决方案。

低功耗应用示例

低功耗非常重要，因为环路供电的所有电路的功耗必须低于3.5 mA。图4显示了环路中的HART通信应用示例。在AD5700控制板上，AD5700 HART调制解调器与AD5421 16位串行输入环路供电型4 mA至20 mA DAC和ADuCM360微控制器接口连接，以演示用于测量压力(“0”)和温度(“1”)的两个共享数据通道的环路供电型发射器电路。

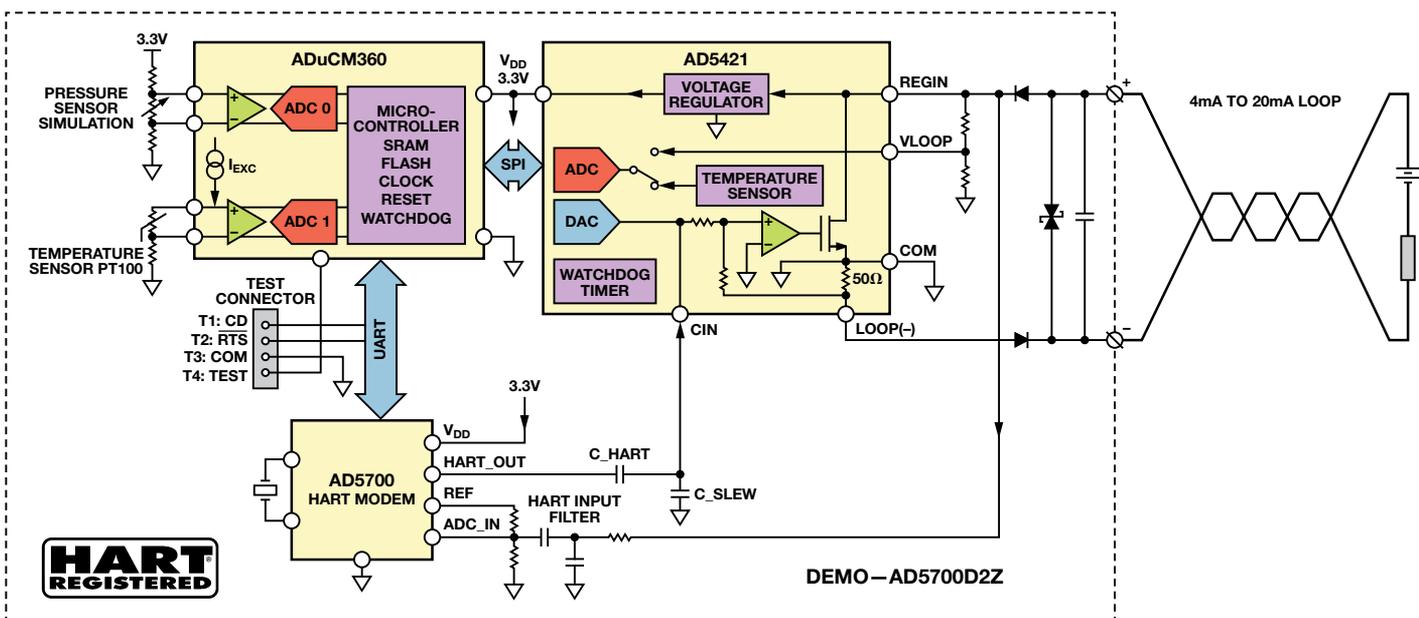


图4. 在HART通信中，AD5421环路DAC和AD5700 HART调制解调器作为环路供电型数据发射器

该电路已通过兼容性测试和验证，并注册为HART通信基金会认证的HART解决方案。产品注册的详细信息在它们的网站上提供。

在此类4 mA至20 mA环路供电型应用中，最重要的限制是整个电路的功耗必须低于3.5 mA（“低限报警”设置，比4 mA的信号下限低0.5 mA）。在此类应用中，AD5700的低功耗规格极为重要。在满足功耗规格方面，每微安都非常重要，如果设计中的每个IC都抽取足够小的电流，则不会超过3.5 mA的预算，应用将能正常运行。典型的发射和接收电流分别为124 μ A和86 μ A，相应的最大指定耗电电流分别为140 μ A和115 μ A，AD5700不会对整体电流预算产生很大影响。

结论

除了业界功耗最低的HART调制解调器IC之外，ADI公司还提供完整HART解决方案功能，包括微控制器产品、放大器、精密基准电压源、开关、ADC和电流-输出DAC。AD5700 HART调制解调器可以轻松与以下器件接口：AD5421，在上文所述的环路供电型智能发射器应用示例中使用；AD5422 16位电压输出和电流输出DAC，用于现场仪表或模拟I/O卡；AD5755-1 16位四通道DAC，采用创新的动态电源控制技术，用于多通道应用。此外，可以无缝匹配的元件也可用于整个信号链。与AD5700/AD5700-1结合使用时，它可以简化系统设计和增强可靠性，实现稳定HART兼容系统的快速轻松部署。

作者简介

Tracey Johnson [tracey.johnson@analog.com]

是精密数模转换器部门的应用工程师，主要专注于用于流程控制应用的工业转换器 — 包括支持HART的智能发射器。Tracey在2003年毕业于爱尔兰利默里克大学，获得电子工程学士学位。她加入ADI公司担任DAC部门的设计评估工程师，并在该职位上供职七年。



AD5700单芯片HART调制解调器作为智能现场仪表演示解决方案的一部分，向HART通信基金会注册。它成为业界功耗最低的完整HART调制解调器，完全符合HART通信协议，可在高噪声的恶劣工业环境中精确编码和解码HART通信信号，确保快速而易于实施的可靠通信接口，并向HART通信基金会注册。它需要的外部元件数相比替代解决方案减少了60%，并可节省超过75%的电路板空间。

DAC and Transmitter IC for Loop-Powered Applications
ANALOG DEVICES
AD5421
• 4mA to 20mA transmitter
• Intelligent power management

Ultralow Power Analog IC
ANALOG DEVICES
ADuCM360
• 32-bit Cortex-M3 MCU
• 24-bit Σ -ADCs
• 4mA Operating Current

Integrated Precision DACs for Industrial Automation
ANALOG DEVICES
AD5755
• 16-bit resolution
• On-chip precision force and sense amplifier
• Current source and voltage output
• Comprehensive diagnostics

First Data Converter with Dynamic Power Control
ANALOG DEVICES
AD5755
• 75% Cooler
Net Thermal Rise (°C) vs Time (sec)

Industry's Lowest Power Complete HART Modem
ANALOG DEVICES
AD5700 HART Modem
• 38% lower power
• 75% board space saving
• Internal 0.5% oscillator

Analog Devices, Inc.

Worldwide Headquarters

One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

亚太区总部

上海市浦东新区张江高科技园区
祖冲之路 2290 号展想广场 5 楼
邮编: 201203
电话: (86 21) 2320 8000
传真: (86 21) 2320 8222

深圳分公司

深圳市福田中心区
益田路与福华三路交汇处
深圳国际商会中心 4205-4210 室
邮编: 518048
电话: (86 755) 8202 3200
传真: (86 755) 8202 3222

北京分公司

北京市海淀区
上地东路 5-2 号
京蒙高科大厦 5 层
邮编: 100085
电话: (86 10) 5987 1000
传真: (86 10) 6298 3574

武汉分公司

湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编: 430073
电话: (86 27) 8715 9968
传真: (86 27) 8715 9931

亚洲技术支持中心

免费热线电话: 4006 100 006
电子邮箱:
china.support@analog.com
技术专栏:
www.analog.com/zh/CIC
样品申请:
www.analog.com/zh/sample
在线技术论坛:
ezchina.analog.com