

# 2018 年 TI 杯大学生电子设计竞赛

## G 题：简易数字信号时序分析装置（高职高专）

### 1. 任务

设计一个数字信号时序分析装置，可在示波器（X-Y 模式）上同时显示 8 路数字信号时序，装置的系统组成如图 1 所示。

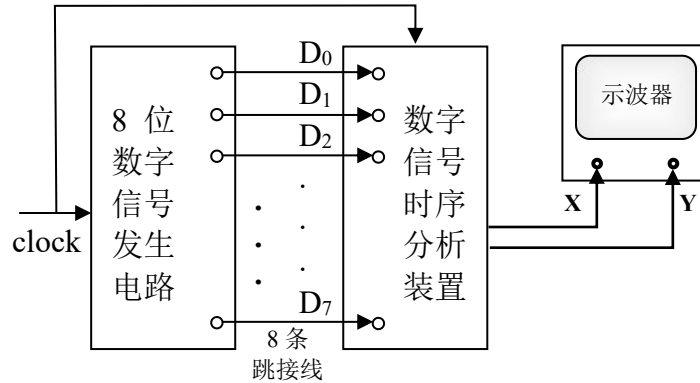


图 1 设计作品系统组成

### 2. 要求

(1) 设计制作 8 位数字信号发生电路，可产生 8 位并行移位循环输出的 TTL 电平信号，TTL 电平的外输入移位时钟 clock 信号频率为 100kHz， $D_0 \sim D_7$  循环输出的时序波形如图 2。 (20 分)

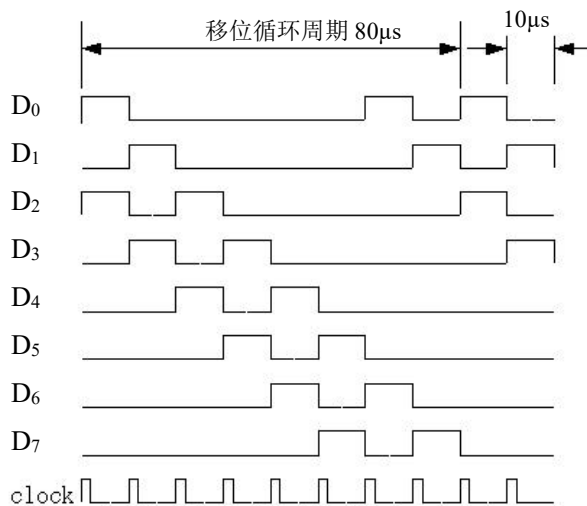


图 2 数字信号发生电路循环输出时序波形

(2) 设计制作数字信号时序分析装置，通过键盘预置 8 位单级触发字 TW，满足触发条件（即  $D_0 \sim D_7$  刚好为预置的 TW）时，可在示波器上不重叠地自左

至右同时显示 8 路数字信号 1 个移位循环周期的时序波形。 (30 分)

(3) 8 路数字信号时序波形的触发时间位置可调, 可分别选择“触发开始跟踪”、“中心触发”和“触发终止跟踪”三种方式(即触发字的时间位置可分别选在示波器屏幕的左侧、中间和右侧)。 (15 分)

(4) 在示波器屏幕上添加可手动位移的时间标志线(屏幕上的竖亮线), 并用 8 个 LED 显示时间标志线对应时刻的 8 路数字信号的状态字 SW (状态 1 时 LED 点亮、状态 0 时 LED 熄灭)。 (15 分)

(5) 在触发字时刻, 分析装置对 8 路数字信号的逻辑状态开始采集与存储, 并可在示波器上回放 2 个移位循环周期的 8 路数字信号时序波形。 (10 分)

(6) 其他 (10 分)

(7) 设计报告 (20 分)

项 目	主要内容	满分
方案论证	比较与选择, 方案描述。	3
理论分析与计算	系统相关参数设计	5
电路与程序设计	系统组成, 原理框图与各部分电路图, 系统软件与流程图。	5
测试方案与测试结果	测试结果完整性, 测试结果分析。	5
设计报告结构及规范性	摘要, 正文结构规范, 图表的完整与准确性。	2
<b>总分</b>		<b>20</b>

### 3. 说明

(1) 8 路数字信号发生电路输出与时序分析装置输入端  $D_0 \sim D_7$  之间采用跳线连接, 供设计作品测试时可能颠倒输入接线顺序使用。数字信号时序分析装置如需 clock 信号, 或需产生与 clock 信号同步的时钟信号, 均可直接引用外部输入的 clock 信号。

(2) 可预置的触发字 TW 是 8 位二进制码组(称为字), 码组  $D_0 \sim D_7$  称为状态字 SW (本题仅有 8 种不同的 SW), SW 等于 TW 时触发 X 通道扫描。

(3) 可对 clock 信号 8 分频得到同步扫描周期信号, 将其变换为周期性斜升波作为示波器 X 通道输入的扫描信号。

(4) 完成第(2)步要求时, 既可采用 8 通道 A/D 采集输入数字信号, 也可采用简单方案, 即“八进制计数器、D/A、8 选 1 模拟开关、加法器”组合的简单实现方案, 其中八进制计数器对 clock 信号计数形成 3 位地址码, 同时作为用于轮流选通  $D_0 \sim D_7$  的 8 选 1 模拟开关的选通信号及 D/A 地址线, 使 D/A 输出

8 级周期性阶梯波，这 8 个台阶电压分别与模拟开关选通输出的某一路数字信号叠加，确保 8 路数字信号波形显示不重叠。加法器可以是有源的，也可以是无源的，其输出接示波器 Y 通道。

(5) 现场测试正式开始后，参赛者不能再对示波器进行任何调整操作。